
HISTORIAL ACADÉMICO Y PROFESIONAL

8 de Noviembre de 2016

Javier Verdú Mulá
Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya
jverdu@ac.upc.edu

RESUMEN

Este documento contiene el historial académico y profesional del candidato Javier Verdú Mulá. El formato de cada sección del documento ha sido elegido cuidadosamente para exponer toda la información solicitada de forma que se facilite su lectura en todo lo posible.

INDICE

I. DATOS DE CARÁCTER GENERAL	1
II. FORMACIÓN ACADÉMICA	2
II.1. DOCTORADO	2
II.2. TITULACIÓN UNIVERSITARIA	2
II.3. OTROS TÍTULOS DE POSTGRADO	2
III. PUESTOS DESEMPEÑADOS.....	3
IV. BECAS Y AYUDAS.....	4
V. ACTIVIDAD INVESTIGADORA DESEMPEÑADA	5
V.1. RESUMEN DE ACTIVIDADES DE INVESTIGACIÓN	5
V.2. PATENTES	5
V.3. PUBLICACIONES EN REVISTAS	5
V.4. PUBLICACIONES EN CONGRESOS	7
V.5. CURSOS Y SEMINARIOS IMPARTIDOS.....	10
V.6. TECHNICAL REPORTS.....	10
V.7. PROYECTOS DE INVESTIGACIÓN SUBVENCIONADOS	11
V.8. CO-DIRECCIÓN DE ESTUDIANTES DE DOCTORADO	12
VI. CURSOS Y SEMINARIOS RECIBIDOS ORIENTADOS A LA INVESTIGACIÓN	13
VI.1. CURSOS DE DOCTORADO.....	13
VI.2. CURSOS DE ESPECIALIZACIÓN	14
VII. OTROS MÉRITOS Y TAREAS RELACIONADAS CON LA INVESTIGACIÓN.....	15
VII.1. PREMIOS Y DISTINCIONES.....	15
VII.2. MIEMBRO DE TRIBUNALES DE EVALUACIÓN	15
VII.3. REVISOR DE ARTÍCULOS PARA REVISTAS	15
VII.4. REVISOR DE ARTÍCULOS PARA CONGRESOS	15
VIII. ACTIVIDAD DOCENTE DESEMPEÑADA	17
VIII.1. RESUMEN DE ACTIVIDADES DE DOCENCIA.....	17
VIII.2. DOCENCIA IMPARTIDA	17
VIII.3. PLAN DE ACCIÓN TUTORIAL	19
VIII.4. PROYECTOS DE FIN DE MÁSTER DIRIGIDOS	20
VIII.5. PROYECTOS DE FIN DE CARRERA DIRIGIDOS	20
VIII.6. MATERIAL DOCENTE	21
VIII.7. PUBLICACIONES EN CONGRESOS	22
VIII.8. DISEÑO/IMPLEMENTACIÓN DE ASIGNATURAS	22
IX. CURSOS Y SEMINARIOS ORIENTADOS A LA DOCENCIA.....	23
IX.1. CURSOS IMPARTIDOS.....	23
IX.2. CURSOS RECIBIDOS	23
X. OTROS MÉRITOS DE DOCENCIA Y GESTIÓN UNIVERSITARIA	26
X.1. EVALUACIÓN DE LA DOCENCIA.....	26
X.2. PARTICIPACIÓN EN TRIBUNALES DE EVALUACIÓN.....	26
X.3. TAREAS DE GESTIÓN UNIVERSITARIA.....	27
XI. ACTIVIDADES RELACIONADAS A EMPRESA.....	28
XI.1. CREACIÓN DE EMPRESAS	28
XI.1. ESTANCIA EN EMPRESAS.....	28
XI.2. CURSOS DE FORMACIÓN.....	28

I. DATOS DE CARÁCTER GENERAL

Nombre y Apellidos: Javier Verdú Mulá

Trabajo Actual:

Categoría: Profesor Agregado (Profesor Contratado Doctor)
Facultad: Facultat d'Informàtica de Barcelona (FIB)
Departamento: Departament d'Arquitectura de Computadors
Universidad: Universitat Politècnica de Catalunya (UPC)
Dirección: Campus Nord, Mod. D6, Despacho 109
Teléfono: 934016995

Correo Electrónico: jverdu@ac.upc.edu

Idiomas:

Castellano: nativo
Catalán: nativo
Inglés: nivel alto

II. FORMACIÓN ACADÉMICA

II.1. Doctorado

Doctor por la Universitat Politècnica de Catalunya

Título: Analysis and Architectural Support for Parallel Stateful Network Applications

Directores: Mario Nemirovsky y Mateo Valero

Organismo y centro de expedición: Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya

Fecha de expedición: 10 de Julio de 2008

Calificación: Excelente "Cum Laude"

II.2. Titulación Universitaria

Licenciado en Informática

Organismo y centro de expedición: Facultad de Informática
Universidad de Las Palmas de Gran Canaria

Fecha de expedición: 31 de Octubre de 2001

Calificación: Notable 8.2 (2.278 ponderado); 3º de la promoción

Diplomado en Informática

Organismo y centro de expedición: Escuela Universitaria de Informática
Universidad de Las Palmas de Gran Canaria

Fecha de expedición: 31 de Octubre de 2001

Calificación: Notable 7.4 (1.947 ponderado)

II.3. Otros Títulos de Postgrado

Diploma de Estudios Avanzados

Organismo y centro de expedición: Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya

Fecha: 2005

Calificación: Excelente

III. PUESTOS DESEMPEÑADOS

<i>Categoría:</i>	Asesor informático (co-fundador)
<i>Organismo o centro:</i>	Ludium Lab S.L.
<i>Régimen de dedicación:</i>	Tiempo parcial
<i>Actividad:</i>	Asesoramiento en aspectos técnicos
<i>Fecha de nombramiento o contrato:</i>	Julio 2013
<i>Fecha de cese o terminación:</i>	Julio 2014
<i>Categoría:</i>	Profesor Agregado (Profesor Contratado Doctor)
<i>Organismo o centro:</i>	Departament d'Arquitectura de Computadors Universitat Politècnica de Catalunya
<i>Régimen de dedicación:</i>	Tiempo completo
<i>Actividad:</i>	Docencia e investigación
<i>Fecha de nombramiento o contrato:</i>	Septiembre 2016
<i>Fecha de cese o terminación:</i>	-
<i>Categoría:</i>	Profesor lector (Ayudante Doctor)
<i>Organismo o centro:</i>	Departament d'Arquitectura de Computadors Universitat Politècnica de Catalunya
<i>Régimen de dedicación:</i>	Tiempo completo
<i>Actividad:</i>	Docencia e investigación
<i>Fecha de nombramiento o contrato:</i>	Septiembre 2010
<i>Fecha de cese o terminación:</i>	Agosto 2016
<i>Categoría:</i>	Convenio de colaboración entre UPC y BSC
<i>Organismo o centro:</i>	Departament d'Arquitectura de Computadors Universitat Politècnica de Catalunya
<i>Actividad:</i>	Colaboración en tareas de investigación y co-dirección de estudiantes de doctorado
<i>Fecha de nombramiento o contrato:</i>	Marzo 2007
<i>Fecha de cese o terminación:</i>	Julio 2011
<i>Categoría:</i>	Profesor ayudante
<i>Organismo o centro:</i>	Departament d'Arquitectura de Computadors Universitat Politècnica de Catalunya
<i>Régimen de dedicación:</i>	Tiempo completo
<i>Actividad:</i>	Docencia e investigación
<i>Fecha de nombramiento o contrato:</i>	Septiembre 2006
<i>Fecha de cese o terminación:</i>	Agosto 2010
<i>Categoría:</i>	Becario de investigación con beca FPI
<i>Organismo o centro:</i>	Departament d'Arquitectura de Computadors Universitat Politècnica de Catalunya
<i>Régimen de dedicación:</i>	Tiempo completo
<i>Actividad:</i>	Investigación y colaboración en docencia
<i>Fecha de nombramiento o contrato:</i>	Julio 2002
<i>Fecha de cese o terminación:</i>	Junio 2006

IV. BECAS Y AYUDAS

Organismo: Ministerio de Ciencia y Tecnología (ref. TIC2001-0995-C02-01)
Beca: Predoctoral de Formación de Investigadores (FPI)
Finalidad: Formación de Personal Investigador
Duración: Julio 2002 – Julio 2006
Centro de aplicación: Universitat Politècnica de Catalunya

Organismo: Comité Organizador del Congreso 6th International Symposium on High Performance Computing (ISHPC)
Finalidad: Financiación de viaje para asistir al congreso (Japón)
Duración: Septiembre 2005
Centro de aplicación: Universitat Politècnica de Catalunya

Organismo: Comité Organizador del Congreso 1st Symposium on Architecture for Networking and Communications Systems (ANCS)
Finalidad: Financiación de viaje para asistir al congreso (USA)
Duración: Octubre 2005
Centro de aplicación: Universitat Politècnica de Catalunya

Organismo: Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya
Finalidad: Formación de Personal Investigador
Duración: Octubre 2001 – Junio 2002
Centro de aplicación: Universitat Politècnica de Catalunya

V. ACTIVIDAD INVESTIGADORA DESEMPEÑADA

V.1. RESUMEN DE ACTIVIDADES DE INVESTIGACIÓN

Patentes: 2 en explotación comercial y concedidas/en evaluación en diversos países
Publicaciones: 7 en revistas JCR; 1 en revistas no indexadas;
 15 en congresos/symposiums/workshops; 5 *Technical Reports*
Proyectos: Participación en 7 proyectos (2 de financiación privada y 5 públicos)
Dirección: Co-dirección de 2 estudiantes de doctorado matriculados en el programa de
 Doctorado de Arquitectura de Computadores
Colaboración: Colaboración en 2 grupos de investigación con el BSC-CNS
Otros: Impartición de 1 seminario

V.2. PATENTES

Título: Procedimiento, sistema y pieza de código ejecutable para controlar el uso de recursos de hardware de un sistema informático
Inventores: Alex Pajuelo, **Javier Verdú**
N. Solicitud: PCT/ES2013/070248
Fecha Prioridad: 19/04/2012
País Prioridad: España
Titular: Universitat Politècnica de Catalunya
Empresas que la explotan: Ludium Lab S.L.
Estado actual: Concedida en USA y España. En evaluación en UE, China, Corea, Japón.
Observaciones: Genera royalties a la UPC mediante un contrato de transferencia

Título: Procedimiento, sistema y pieza de código ejecutable para virtualizar un recurso de hardware asociado a un sistema informático
Inventores: **Javier Verdú**, Alex Pajuelo
N. Solicitud: PCT/ES2013/070247
Fecha Prioridad: 19/04/2012
País Prioridad: España
Titular: Universitat Politècnica de Catalunya
Empresas que la explotan: Ludium Lab S.L.
Estado actual: Concedida en USA y España. En evaluación en UE, China, Corea, Japón.
Observaciones: Genera royalties a la UPC mediante un contrato de transferencia

V.3. PUBLICACIONES EN REVISTAS

Título: Thread Assignment in Multicore/Multi-threaded Processors: A Statistical Approach
Autores: Petar Radojkovic, Vladimir Cakarevic, **Javier Verdú**, Alex Pajuelo, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Revista: IEEE Transactions on Computers (TC), Volume 65, Issue 1, pp 256-269
Datos JCR: Factor de Impacto 1,659; Q1
Fecha: Enero 2016
Editorial: IEEE
ISSN: 0018-9340

- Título:* Dynamic Web Worker Pool Management for Highly Parallel JavaScript Web Applications
Autores: **Javier Verdú**, Juanjo Costa y Alex Pajuelo
Revista: Concurrency and Computation: Practice & Experience, versión PrePrint (DOI: <http://dx.doi.org/10.1002/cpe.3739>)
Datos JCR: Factor de Impacto 0,997; Q2
Fecha: Noviembre 2015
Editorial: Wiley & Sons Ltd.
ISSN: 1532-0626
-
- Título:* Performance Scalability Analysis of JavaScript Applications with Web Workers
Autores: **Javier Verdú** y Alex Pajuelo
Revista: IEEE Computer Architecture Letters, version PrePrint (DOI: <http://dx.doi.org/10.1109/LCA.2015.2494585>)
Datos JCR: Factor de Impacto 0,677; Q3
Fecha: Octubre 2015
Editorial: IEEE
ISSN: 1556-6056
-
- Título:* Thread Assignment of Multithreaded Network Applications in Multicore/Multithreaded Processors
Autores: Petar Radojkovic, Vladimir Cakarevic, **Javier Verdú**, Alex Pajuelo, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Revista: IEEE Transactions on Parallel and Distributed Systems (TPDS), Volume 24, Issue 12, pp 2513-2525
Datos JCR: Factor de Impacto 2,173; Q1
Fecha: Diciembre 2013
Editorial: IEEE
ISSN: 1045-9219
-
- Título:* Optimal Task Assignment in Multithreaded Processors: a Statistical Approach
Autores: Petar Radojkovic, Vladimir Cakarevic, Miquel Moretó, **Javier Verdú**, Alex Pajuelo, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Revista: ACM SIGPLAN notices, Volume 47, Issue 4, pp 235-248
Datos JCR: Factor de Impacto 0,705; Q3
Fecha: Abril 2012
Editorial: ACM Press
ISSN: 0362-1340
-
- Título:* The Problem of Evaluating CPU+GPU Systems with 3D Visualization Applications
Autores: **Javier Verdú**, Alex Pajuelo y Mateo Valero
Revista: IEEE Micro, Volume 32 , Issue 6, pp 17-27
Datos JCR: Factor de Impacto 2,386; Q1
Fecha: Diciembre 2012
Editorial: IEEE
ISSN: 0272-1732
-
- Título:* Thread to Strand Binding of Parallel Network Applications in Massive Multi-Threaded Systems
Autores: Petar Radojkovic, Vladimir Cakarevic, **Javier Verdú**, Alex Pajuelo, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Revista: ACM SIGPLAN Notices, volumen 45, número 5, páginas 191 – 202
Datos JCR: Factor de Impacto 0,15; Q4
Fecha: Mayo 2010
Editorial: ACM Press
ISSN: 0362-1340

Título: The Impact of Traffic Aggregation on the Memory Performance of Networking Applications
Autores: **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Revista: Journal of Embedded Computing (JEC), volumen 2, número 1, páginas 77 – 82
Fecha: Septiembre 2006
Editorial: IOS Press
ISSN: 1740-4460

V.4. PUBLICACIONES EN CONGRESOS

Título: An Abstraction Methodology for the Evaluation of Multi-core Multi-threaded Architectures
Autores: Ruken Zilan, **Javier Verdú**, Jorge García, Mario Nemirovsky, Rodolfo Milito y Mateo Valero
Congreso: 19th Annual Meeting of the IEEE International Symposium on Modeling, Analysis and Simulation of Computer and Telecommunication Systems (MASCOTS)
Lugar / Fecha: Singapur / Julio 2011
Publicación: Proceedings
Páginas: 478 – 481
Editorial: ACM Press
ISBN: 978-1-4577-0468-0
Carácter: Internacional

Título: Characterizing the resource-sharing levels in the UltraSPARC T2 Processor
Autores: Vladimir Cakarevic, Petar Radojkovic, **Javier Verdú**, Alex Pajuelo, Francisco J. Cazorla, Mario Nemirovsky y Mateo Valero
Congreso: 42nd IEEE/ACM International Symposium on Microarchitecture (MICRO)
Lugar / Fecha: New York, NY, USA / Diciembre 2009
Publicación: Proceedings
Páginas: 481 – 492
Editorial: ACM Press
ISBN: 978-1-60558-798-1
Carácter: Internacional

Título: Internet Traffic and the Behavior of Processing Workloads
Autores: Ruken Zilan, **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Congreso: 5th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2009
Publicación: Poster Abstracts Proceedings
Páginas: 269 – 272
Editorial: HiPEAC Network of Excellence
ISBN: 978-90-382-1467-2
Carácter: Internacional

Título: Measuring Operating System Overhead on Sun UltraSPARC T1 Processor
Autores: Petar Radojkovic, Vladimir Cakarevic, **Javier Verdú**, Alex Pajuelo, Roberto Gioiosa, Francisco Cazorla, Mario Nemirovsky y Mateo Valero

Congreso: 5th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2009
Publicación: Poster Abstracts Proceedings
Páginas: 187 – 190
Editorial: HiPEAC Network of Excellence
ISBN: 978-90-382-1467-2
Carácter: Internacional

Título: MultiLayer Processing – An Execution Model for Parallel Stateful Packet Processing
Autores: **Javier Verdú**, Mario Nemirovsky y Mateo Valero
Congreso: 4th ACM/IEEE Symposium on Architecture for Networking and Communications Systems (ANCS)
Lugar / Fecha: San Jose, CA, USA / Noviembre 2008
Publicación: Proceedings
Páginas: 79 – 88
Editorial: ACM Press
ISBN: 978-1-60558-346-4
Carácter: Internacional

Título: Measuring Operating System Overhead on CMT Processors
Autores: Petar Radojkovic, Vladimir Cakarevic, **Javier Verdú**, Alex Pajuelo, Roberto Gioiosa, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Congreso: International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD)
Lugar / Fecha: Campo Grande – Mato Grosso do Sul, Brazil / Octubre 2008
Publicación: Proceedings
Páginas: 133 – 140
Editorial: IEEE Computer Society
ISBN: 978-0-7695-3423-7
Carácter: Internacional

Título: Understanding the Overhead of the Spin-Lock Loop in CMT Architectures
Autores: Vladimir Cakarevic, Petar Radojkovic, **Javier Verdú**, Alex Pajuelo, Roberto Gioiosa, Francisco Cazorla, Mario Nemirovsky y Mateo Valero
Congreso: Workshop on the Interaction between Operating Systems and Computer Architecture (WIOSCA)
Lugar / Fecha: Beijing, China / Junio 2008
Publicación: Proceedings
Páginas: 9 – 18
Editorial: IEEE Computer Society
Carácter: Internacional

Título: Parallelizing Deep Packet Processing in Highly Parallel Architectures
Autores: **Javier Verdú**, Mario Nemirovsky y Mateo Valero
Congreso: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2007
Publicación: Poster Abstracts Proceedings
Páginas: 71 – 74
Editorial: HiPEAC Network of Excellence
ISBN: 978-90-382-1127-5
Carácter: Internacional

Título: Architectural Impact of Stateful Networking Applications
Autores: **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Congreso: 1st ACM/IEEE Symposium on Architecture for Networking and Communications Systems (ANCS)
Lugar / Fecha: Princeton, NJ, USA / Noviembre 2005
Publicación: Proceedings
Páginas: 11 – 18
Editorial: ACM Press
ISBN: 1-59593-082-5
Carácter: Internacional

Título: Workload Analysis of Networking Applications
Autores: **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Congreso: XVI Jornadas de Paralelismo
Lugar / Fecha: Granada, España / Septiembre 2005
Publicación: Proceedings
Páginas: 427 – 434
Editorial: Thomson Editores Spain
ISBN: 84-9732-430-7
Carácter: Nacional

Título: Workload Characterization of Stateful Networking Applications
Autores: **Javier Verdú**, Mario Nemirovsky, Jorge García y Mateo Valero
Congreso: 6th International Symposium on High Performance Computing (ISHPC)
Lugar / Fecha: Nara, Japón / Septiembre 2005
Publicación: Proceeding, Lecture Notes in Computer Science (LNCS 4759)
Páginas: 130 – 141
Editorial: Springer Verlag
ISSN: 0302-9743
Carácter: Internacional

Título: Performance Analysis of a New Packet Trace Compressor based on TCP Flow Clustering
Autores: Raimir Holanda, **Javier Verdú**, Jorge García y Mateo Valero
Congreso: IEEE International Symposium on Performance Analysis of Systems and Software (ISPASS)
Lugar / Fecha: Austin, TX, USA / Marzo 2005
Publicación: Proceedings
Páginas: 219 – 225
Editorial: IEEE Computer Society
ISBN: 0-7803-8965-4
Carácter: Internacional

Título: The Impact of Traffic Aggregation on the Memory Performance of Networking Applications
Autores: **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Congreso: Workshop on Memory performance: Dealing with Applications, systems, and architecture (MEDEA)
Lugar / Fecha: Antibes - Juan Les Pins, Francia / Septiembre 2004
Publicación: Proceedings
Páginas: 59 – 64
Carácter: Internacional

Título: Analysis of Traffic Traces for Stateful Applications
Autores: **Javier Verdú**, Jorge García, Mario Nemirovsky y Mateo Valero
Congreso: 3rd Workshop on Network Processors & Applications (NP)
Lugar / Fecha: Madrid, España / Febrero 2004
Publicación: Proceedings
Páginas: 120 – 124
Carácter: Internacional

Título: Retos en el diseño de Network Processors
Autores: **Javier Verdú**, Jesús Corbal, Jorge García y Mateo Valero
Congreso: XIII Jornadas de Paralelismo
Lugar / Fecha: Lleida, España / Septiembre 2002
Publicación: Proceedings
Páginas: 1 – 6
Editorial: Servicio de Publicaciones de la Universitat de Lleida
ISBN: 84-8409-159-7
Carácter: Nacional

V.5. CURSOS Y SEMINARIOS IMPARTIDOS

Título: A New Era of Processors for a New Era of Network Services
Autores: Javier Verdú y Mario Nemirovsky
Congreso: Nerd Lunch Seminar (Cisco Systems)
Lugar / Fecha: San Jose, CA, USA / Noviembre 2008
Carácter: Internacional

V.6. TECHNICAL REPORTS

Título: A Fine Grain Queueing Model for Multi-core Multi-threaded Architectures
Autores: Ruken Zilan, Javier Verdú, Jorge García, Rodolfo Milito, Mario Nemirovsky and Mateo Valero
Centro: Departament d'Arquitectura de Computadors
 Universitat Politècnica de Catalunya
Referencia: UPC-DAC-RR-CAP-2010-11
Fecha: Junio 2010

Título: Characterizing the resource-sharing levels in the UltraSPARC T2 processor
Autores: Petar Radojkovic, Vladimir Cakarevic, Javier Verdú, Alex Pajuelo, Francisco J. Cazorla, Mario Nemirovsky and Mateo Valero
Centro: Departament d'Arquitectura de Computadors
 Universitat Politècnica de Catalunya
Referencia: UPC-DAC-RR-CAP-2009-27
Fecha: Mayo 2009

Título: Workload Characterization of Emerging Stateful Networking Applications
Autores: Javier Verdú, Jorge García, Mario Nemirovsky and Mateo Valero
Centro: Departament d'Arquitectura de Computadors
 Universitat Politècnica de Catalunya
Referencia: UPC-DAC-2004-34
Fecha: Septiembre 2004

Título: The Impact of Traffic Aggregation on the Memory Performance of Networking Applications
Autores: Javier Verdú, Jorge García, Mario Nemirovsky and Mateo Valero
Centro: Departament d'Arquitectura de Computadors
 Universitat Politècnica de Catalunya
Referencia: UPC-DAC-2004-31
Fecha: Julio 2004

Título: Analysis of Traffic Traces for Stateful Applications
Autores: Javier Verdú, Jorge García, Mario Nemirovsky and Mateo Valero
Centro: Departament d'Arquitectura de Computadors
 Universitat Politècnica de Catalunya
Referencia: UPC-DAC-2003-53
Fecha: Noviembre 2003

V.7. PROYECTOS DE INVESTIGACIÓN SUBVENCIONADOS

Proyecto: Computación de Altas Prestaciones VI
Financiación: Ministerio de Economía y Competitividad (referencia TIN 2012-34557)
Dotación: 1.187.550 euros
Duración: Enero 2013 – Diciembre 2015
Responsable: Mateo Valero Cortés
Puesto: Investigador asociado

Proyecto: Computación de Altas Prestaciones V
Financiación: Ministerio de Educación y Ciencia (referencia TIN 2007-60625)
Dotación: 2.491.000 euros
Duración: Octubre 2007 – Agosto 2012
Responsable: Mateo Valero Cortés
Puesto: Investigador asociado

Proyecto: Opportunities and Limitations for Multi-Core Processors Running Network Applications
Financiación: Cisco Systems Inc. (Cisco Collaborative Research Initiative)
Dotación: 90.000 euros
Duración: Enero 2009 – Enero 2010
Responsable: Mario Nemirovsky
Puesto: Investigador asociado

Proyecto: Computación de Altas Prestaciones IV: Arquitecturas, Compiladores, Sistemas Operativos, Herramientas y Aplicaciones
Financiación: Ministerio de Ciencia y Tecnología (referencia TIN 2004-07739-C02-01)
Dotación: 1.533.500 euros
Duración: Enero 2005 – Diciembre 2007
Responsable: Mateo Valero Cortés
Puesto: Investigador asociado

Proyecto: Real Time CMT Systems
Financiación: Sun Microsystems Inc.
Dotación: 420.000 euros
Duración: Marzo 2007 – Marzo 2009

Responsable: Francisco J. Cazorla Almeida
Puesto: Investigador asociado

Proyecto: Computación de Altas Prestaciones III: Arquitecturas, Compiladores, Sistemas Operativos, Herramientas y Algoritmos

Financiación: Ministerio de Ciencia y Tecnología (referencia TIC 2001-0995-C02-01)
Unión Europea (fondos FEDER)

Dotación: 1.161.564 euros

Duración: Diciembre 2001 – Diciembre 2004

Responsable: Mateo Valero Cortés

Puesto: Investigador asociado

Proyecto: Network of Excellence on High Performance Embedded Architectures and Compilers (HiPEAC)

Financiación: Comunidad Europea (IST, FP6) (004408)

Dotación: 3.900.000 euros

Duración: Septiembre 2004 – Septiembre 2008

Responsable: Mateo Valero Cortés

Puesto: Investigador asociado

V.8. CO-DIRECCIÓN DE ESTUDIANTES DE DOCTORADO

Estudiante: Petar Radojkovic

Título de la Tesis: Improving the effective use of multithreaded architectures: Implications on compilation, thread assignment and timing analysis

Director: Francisco J. Cazorla

Co-Directores: **Javier Verdú**, Alex Pajuelo, Mario Nemirovsky

Calificación: Excelente Cum Laude

Fecha de Lectura: Julio 2013

Prog. Doctorado: Arquitectura de Computadores (DAC, UPC)

VI. CURSOS Y SEMINARIOS RECIBIDOS ORIENTADOS A LA INVESTIGACIÓN

VI.1. Cursos de Doctorado

Curso: Evaluación del impacto de la tecnología en la micro-arquitectura
Profesorado: Antonio Juan Hormigó y Enric Pastor Llorens
Organismo: DAC - UPC
Año: 2001
Créditos: 4

Curso: Jerarquía de memorias en procesadores escalares
Profesorado: Angel Olivé Durán
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: Paralelismo y segmentación en el diseño de procesadores de propósito general
Profesorado: José María Llabería Griñó
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: Supercomputadores
Profesorado: Luis M. Díaz de Cerio Ripalda y Mateo Valero Cortés
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: EPIC/VLIW Architectures: Hardware and Software
Profesorado: Wen Mei Hwu
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: High Performance Microarchitecture
Profesorado: Yale Patt
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: Métodos de evaluación de sistemas informáticos
Profesorado: Roger Espasa y Jorge García
Organismo: DAC - UPC
Año: 2001
Créditos: 3

Curso: Procesadores de altas prestaciones
Profesorado: James Smith y Antonio González Colas
Organismo: DAC - UPC
Año: 2001
Créditos: 4

VI.2. Cursos de Especialización

Curso: Memory Dependence Prediction and its Applications
Ponentes: Guri Sohi
Duración: 6 horas
Marco: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2007

Curso: Chip Multiprocessor (CMP) Architectures
Ponentes: Kunle Olukotun
Duración: 6 horas
Marco: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2007

Curso: Parallel Programming Models
Ponentes: Lawrence Rauchwerger
Duración: 6 horas
Marco: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2007

Curso: Queue and Flow Control Architectures for Interconnection Switches
Ponentes: Manolis Katevenis
Duración: 6 horas
Marco: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES)
Lugar / Fecha: L'Aquila, Italia / Julio 2007

VII. OTROS MÉRITOS Y TAREAS RELACIONADAS CON LA INVESTIGACIÓN

VII.1. Premios y Distinciones

- Sexenio concedido en 2014 (tramo 2008-2013).
- Mención al FIBer Emprendedor de la Facultad de Informática de Barcelona (UPC) y FIB Alumni. Alex Pajuelo y **Javier Verdú**. Spin-off: Ludium Lab S.L.(2014)
- Premio a la Innovación Digital en el BDigital Global Congress 2013, en la categoría de proyectos de pequeñas empresas y emprendedores.
- HiPEAC Paper Award 2012: P. Radojkovic, V. Cakarevic, M. Moretó, **J. Verdú**, A. Pajuelo, F. J. Cazorla, M. Nemirovsky y M. Valero. “Optimal Task Assignment in Multithreaded Processors: a Statistical Approach”. ACM SIGPLAN Notices, Volume 47, Issue 4, pp. 235-248. ACM, 2012. JCR Impact Factor: 0,705 (Q3).
- HiPEAC Paper Award 2009: V. Cakarevic, P. Radojkovic, **J. Verdú**, A. Pajuelo, F. J. Cazorla, M. Nemirovsky y M. Valero. “Characterizing the resource-sharing levels in the UltraSPARC T2 Processor”. 42nd IEEE/ACM International Symposium on Microarchitecture (MICRO). New York, USA, Diciembre 2009.

VII.2. Miembro de Tribunales de Evaluación

- Prelectura de Tesis Doctoral: 1 asistencia como secretario.
- Propuesta de Tesis Doctoral: 2 asistencias como secretario en la evaluación de 9 propuestas de tesis.

VII.3. Revisor de Artículos para Revistas

- IEEE Computer Architecture Letters (IEEE-CAL): en 2014. Responsable: Dr. José Martínez.
- Concurrency and Computation: Practice and Experience (CC-PE): en 2008. Responsable: Dr. Christian Lengauer y Dr. Yang Xiang.
- IEEE Transactions on Computers (IEEE-TC): en 2006 y en 2007. Responsable: Dr. Antonio González.
- IEEE Transactions on Parallel and Distributed Systems (IEEE-TPDS): en 2005. Responsable: Dr. Antonio González.

VII.4. Revisor de Artículos para Congresos

- 18th International Symposium on High Performance Computer Architecture (HPCA 2012). Responsable: Dr. Ramón Canal.
- 17th International European Conference on Parallel and Distributed Computing (EuroPar 2011). Responsable: Dr. Francesc Guim.
- 22nd International Conference on Architecture of Computing Systems (ARCS 2009). Responsable: Dr. Francisco J. Cazorla.
- 36th International Symposium on Computer Architecture (ISCA 2009). Responsable: Dr. Antonio González.
- 13th Asia-Pacific Computer Systems Architecture Conference (ACSAC 2008). Responsable: Dr. Mateo Valero Cortés.

- 21st International Conference on Architecture of Computing Systems (ARCS 2008). Responsable: Dr. Mateo Valero Cortés.
- 11th Euromicro Conference on Digital System Design (DSD 2008). Responsable: Dr. Mateo Valero Cortés.
- 14th European Conference on Parallel Computing (Euro-Par 2008). Responsable: Dr. Daniel Ortega.
- 15th International Conference on High Performance Computing (HiPC 2008). Responsable: Dr. Antonio González.
- 26th International Conference on Computer Design (ICCD 2008). Responsable: Dr. Mateo Valero Cortés.
- 2nd International Conference on High Performance Embedded Architectures and Compilers (HiPEAC 2007). Responsable: Dr. Mateo Valero Cortés.
- 13th International Symposium on High Performance Computer Architecture (HPCA 2007). Responsable: Dr. Mateo Valero Cortés.
- 25th International Conference on Computer Design (ICCD 2007). Responsable: Dr. Mateo Valero Cortés.
- 16th International Conference on Parallel Architectures and Compilation Techniques (PACT 2007). Responsable: Dr. Mateo Valero Cortés.
- International Conference on Computing Frontiers (CF 2006). Responsable: Dr. Mateo Valero Cortés.
- 35th International Conference on Parallel Processing (ICPP 2006). Responsable: Dr. Mateo Valero Cortés.
- 33rd International Symposium on Computer Architecture (ISCA 2006). Responsable: Dr. Mateo Valero Cortés.
- 39th International Symposium on Microarchitecture (MICRO 2006). Responsable: Dr. Mateo Valero Cortés.
- IFIP International Conference on Network and Parallel Computing (NPC 2006). Responsable: Dr. Mateo Valero Cortés.
- 18th International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006). Responsable: Dr. Mateo Valero Cortés.
- 11th European Conference on Parallel Computing (Euro-Par 2005). Responsable: Dr. Mateo Valero Cortés.
- 1st International Conference on High Performance Embedded Architectures and Compilers (HiPEAC 2005). Responsable: Dr. Mateo Valero Cortés.
- 11th International Symposium on High-Performance Computer Architecture (HPCA 2005). Responsable: Dr. Mateo Valero Cortés.
- 19th International Parallel and Distributed Processing Symposium (IPDPS 2005). Responsable: Dr. Mateo Valero Cortés.
- 32nd International Symposium on Computer Architecture (ISCA 2005). Responsable: Dr. Mateo Valero Cortés.
- International Symposium on Performance Analysis of Systems and Software (ISPASS 2005). Responsable: Dr. Mateo Valero Cortés.
- Workshop on Memory Performance: Dealing with Applications, Systems, and Architecture (MEDEA 2005). Responsable: Dr. Mateo Valero Cortés.
- 10th International Symposium on High-Performance Computer Architecture (HPCA 2004). Responsable: Dr. Mateo Valero Cortés.
- 16th International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2004). Responsable: Dr. Mateo Valero Cortés.
- International Conference on Compilers, Architecture, and Synthesis for Embedded Systems (CASES 2003). Responsable: Dr. Mateo Valero Cortés.
- 3rd Workshop on Network Processors (NP 2003). Responsable: Dr. Mateo Valero Cortés.

VIII. ACTIVIDAD DOCENTE DESEMPEÑADA

VIII.1. RESUMEN DE ACTIVIDADES DE DOCENCIA

Docencia: 12 cursos impartiendo docencia y 1 curso como tutor
Dirección: Co-dirección de 1 Proyecto Final de Máster y 9 PFCs/TFGs
Publicaciones: 1 libro de material docente y 4 artículos en congresos
Otros: Participación en desarrollo de una asignatura del nuevo plan de estudios

VIII.2. Docencia Impartida

Curso 2015 / 2016

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 30 – Teoría
164 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2014 / 2015

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 120 – Teoría
60 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2013 / 2014

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 180 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2012 / 2013

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 180 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2011 / 2012

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 90 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2010 / 2011

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Grado en Informàtica
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 30 – Teoría
 67 – Práctica
Categoría: Profesor Lector (Ayudante Doctor)

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informàtica
 Ingeniería Técnica en Informàtica de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 90 – Teoría
Categoría: Profesor Lector (Ayudante Doctor)

Curso 2009 / 2010

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informàtica
 Ingeniería Técnica en Informàtica de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 60 – Teoría
Categoría: Profesor Ayudante

Curso 2008 / 2009

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informàtica
 Ingeniería Técnica en Informàtica de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 60 – Teoría
Categoría: Profesor Ayudante

Curso 2007 / 2008

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informática
 Ingeniería Técnica en Informática de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 60 – Práctica
Categoría: Profesor Ayudante

Curso 2006 / 2007

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informática
 Ingeniería Técnica en Informática de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 120 – Teoría
 60 – Práctica
Categoría: Profesor Ayudante

Curso 2004 / 2005

Asignatura: Sistemas Operativos
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informática
 Ingeniería Técnica en Informática de Sistemas
Descripción: Asignatura obligatoria (troncal) de segundo curso
Horas Curso: 45 – Práctica
Categoría: Becario con colaboración en laboratorios

Curso 2003 / 2004

Asignatura: Estructura de Computadores 2
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Titulació: Ingeniería en Informática
 Ingeniería Técnica en Informática de Sistemas
Descripción: Asignatura obligatoria (troncal) de primer curso
Horas Curso: 45 – Práctica
Categoría: Becario con colaboración en laboratorios

VIII.3. Plan de Acción Tutorial

Tareas: Tutor de 5 alumnos en fase selectiva
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Curso: 2008-2009 Q1

Tareas: Tutor de 4 alumnos en fase selectiva
Centro: Facultat d'Informàtica de Barcelona
Universitat Politècnica de Catalunya
Curso: 2008-2009 Q2

VIII.4. Proyectos de Fin de Máster Dirigidos

Título: Measuring Operating System Overhead on CMT Processors
Director: Francisco J. Cazorla Almeida
Co-Directores: Javier Verdú, Alex Pajuelo, Mario Nemirovsky
Alumno: Petar Radojkovic
Titulación: Master en Arquitectura de Computadores, Redes y Sistemas (CANS)
Defensa: Febrero 2009
Calificación: Notable (7,5)

VIII.5. Proyectos de Fin de Carrera / Trabajos Final de Grado Dirigidos

Título: Continuous Delivery de Software en un servicio cloud
Director: Alex Pajuelo
Ponente: **Javier Verdú**
Alumno: Lorenzo Jesús Cubero
Titulación: Ingeniería en Informática (37,5 créditos)
Defensa: Junio 2014
Calificación: Matrícula de Honor (10)

Título: Aplicación Android de EverybodyCar
Director: Delia Esther
Co-Director: Paloma Jiménez
Ponente: **Javier Verdú**
Alumno: Daniel Amer
Titulación: Grado en Ingeniería en Informática (18 créditos)
Defensa: Junio 2013
Calificación: Notable (8,4)

Título: Integration of Social Networks and user database into the company product
Director: Oliver Fernández
Ponente: **Javier Verdú**
Alumno: Pedro García
Titulación: Grado en Ingeniería en Informática (18 créditos)
Defensa: Junio 2013
Calificación: Matrícula de Honor (10)

Título: Creación de un servidor distribuido de partidas guardadas en el cloud
Director: Alex Pajuelo
Ponente: **Javier Verdú**
Alumno: Pau Espin
Titulación: Grado en Ingeniería en Informática (18 créditos)
Defensa: Junio 2013
Calificación: Excelente (9,5)

Título: Mejora de rendimiento para soportar smartphones
Director: Oliver Fernández
Ponente: **Javier Verdú**
Alumno: Rafael Guerrero
Titulación: Grado en Ingeniería en Informática (18 créditos)
Defensa: Junio 2013
Calificación: Notable (7)

Título: Integración del proyecto Swift de OpenStack en la plataforma cloud de Abiquo
Director: Enric Ruíz
Ponente: **Javier Verdú**
Alumno: Gerardo González
Titulación: Ingeniería Técnica en Informática de Sistemas (22,5 créditos)
Defensa: Junio 2013
Calificación: Excelente (9,5)

Título: Emulación de Tiempo en Aplicaciones Instrumentadas
Director: **Javier Verdú**
Co-Director: Alex Pajuelo
Alumno: Pol Uros Guardiola
Titulación: Ingeniería Técnica en Informática de Sistemas (22,5 créditos)
Defensa: Julio 2009
Calificación: Excelente (9,5)

Título: Análisis del rendimiento de DirectX
Director: Alex Pajuelo
Co-Director: **Javier Verdú**
Alumno: Xavier Gorriz Torner
Titulación: Ingeniería de Informática (37,5 créditos)
Defensa: Julio 2009
Calificación: Excelente (9,5)

Título: Sistema automático de bots para Quake 3
Director: **Javier Verdú**
Co-Director: Alex Pajuelo
Alumno: Jaume Palencia Fernández
Titulación: Ingeniería de Informática (37,5 créditos)
Defensa: Noviembre 2008
Calificación: Excelente (9)

VIII.6. MATERIAL DOCENTE

Título: Sistemas Operativos: Cuadreno de Laboratorio
Autores: Alex Pajuelo, David López, Amador Millán, Ana Heredero, Alex Durán, J.R. Herrero, Javier Verdú, Yolanda Becerra y Enric Morancho
Publicación: Libro completo
Fecha: 2007
Editorial: Licencia de Creative Commons
ISBN: 978-84-612-1002-2

VIII.7. PUBLICACIONES EN CONGRESOS

Título: Mapa Conceptual Global como Herramienta para la Visión Global de un Sistema Operativo
Autores: **Javier Verdú**, David López y Alex Pajuelo
Congreso: 15º Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Lugar / Fecha: Barcelona, España / Julio 2009
Publicación: Proceedings
Páginas: 485 – 492
Editorial: Licencia de Creative Commons
ISBN: 978-84-692-2758-9
Carácter: Nacional

Título: Experiencias en el uso de un mapa conceptual global en SO
Autores: **Javier Verdú**, Alex Pajuelo y David López
Congreso: 12º Jornadas Docentes del Departamento de Arquitectura de Computadores de la UPC (JoDoDAC)
Lugar / Fecha: Barcelona, España / Febrero 2009
Publicación: Proceedings (Web)
Editorial: Departament d'Arquitectura de Computadors
Carácter: Nacional

Título: Montando el puzzle: Visión global de un Sistema Operativo
Autores: **Javier Verdú**, David López, and Alex Pajuelo
Congreso: 14º Jornadas de Enseñanza Universitaria de la Informática (JENUI)
Lugar / Fecha: Granada, España / Julio 2008
Publicación: Proceedings
Páginas: 495 – 502
Editorial: Librotex
ISBN: 978-84-612-4475-1
Carácter: Nacional

Título: Una metodología para obtener la visión global de un SO
Autores: **Javier Verdú**, Alex Pajuelo y David López
Congreso: 11º Jornadas Docentes del Departamento de Arquitectura de Computadores de la UPC (JoDoDAC)
Lugar / Fecha: Barcelona, España / Febrero 2008
Publicación: Proceedings (Web & CD)
Editorial: Departament d'Arquitectura de Computadors
ISBN: 978-84-612-4829-2
Carácter: Nacional

VIII.8. DISEÑO/IMPLEMENTACIÓN DE ASIGNATURAS

Asignatura: Sistemas Operativos
Responsable: Julita Corbalán
Titulación: Grado en Ingeniería de Informática
Centro: Facultat d'Informàtica de Barcelona
 Universitat Politècnica de Catalunya
Funciones: Colaboración en el Diseño e Implementación de la Asignatura

IX. CURSOS Y SEMINARIOS ORIENTADOS A LA DOCENCIA

IX.1. Cursos impartidos

Curso: Caso de Estudio: Montar una Empresa
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 4 horas
Fecha: Noviembre 2015

Curso: Caso de Estudio: Montar una Empresa
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 4 horas
Fecha: Junio 2015

IX.2. Cursos recibidos

Curso: Cómo hacer investigación en educación
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 4 horas
Fecha: Octubre 2014

Curso: Cuestionarios ATENEA
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 4 horas
Fecha: Abril 2014

Curso: Programa de Formación Inicial del profesorado (ProFI)
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 130 horas
Fecha: Julio 2008

Curso: Utilización de las encuestas para la mejora continua (SEEQ)
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Junio 2008

Curso: Desarrollo del Portfolio docente
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Mayo 2008

Curso: Elaboración y análisis de los instrumentos de evaluación
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Febrero 2008

Curso: Análisis de la grabación de una de tus clases (SeSAC)
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Julio 2007

Curso: Ensayo de una experiencia de aprendizaje activo
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Julio 2007

Curso: Observación de compañeros en clase (PROPICE)
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 15 horas
Fecha: Julio 2007

Curso: Técnicas de generación de ideas y cómo redactarlas
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 8 horas
Fecha: Junio 2007

Curso: Cómo hablar mejor en público
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 7 horas
Fecha: Febrero 2007

Curso: Habilidades informacionales y recursos para el aprendizaje y la investigación en el EEES
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 10 horas
Fecha: Febrero 2007

Curso: PROFI 2006-2008. Las clases expositivas y sus alternativas
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 8 horas
Fecha: Febrero 2007

Curso: Cómo aprenden nuestros estudiantes
Organismo: Institut de Ciències de l'Educació (ICE)
 Universitat Politècnica de Catalunya
Duración: 8 horas
Fecha: Enero 2007

Curso: Sesión Inaugural del Programa de Formación Inicial
Organismo: Institut de Ciències de l'Educació (ICE)
Universitat Politècnica de Catalunya
Duración: 2 horas
Fecha: Enero 2007

Curso: Desarrollo del portfolio docente
Organismo: Institut de Ciències de l'Educació (ICE)
Universitat Politècnica de Catalunya
Duración: 4 horas
Fecha: Noviembre 2006

Curso: Definición de los objetivos de una asignatura
Organismo: Institut de Ciències de l'Educació (ICE)
Universitat Politècnica de Catalunya
Duración: 8 horas
Fecha: Junio 2006

Curso: La Evaluación del Aprendizaje
Organismo: Institut de Ciències de l'Educació (ICE)
Universitat Politècnica de Catalunya
Duración: 12 horas
Fecha: Junio 2006

X. OTROS MÉRITOS DE DOCENCIA Y GESTIÓN UNIVERSITARIA

X.1. Evaluación de la Docencia

- Segundo Quinquenio de docencia concedido en 2016.
- Acreditació de Recerca de la Agència per a la Qualitat del Sistema Universitari de Catalunya (AQU) de cara a la contratación como Profesor Agregado por las Universidades públicas catalanas (Julio 2016).
- Acreditación de la Agencia Nacional de Evaluación de la Calidad y Acreditación (ANECA) de cara a la contratación como Profesor Contratado Doctor por las Universidades públicas nacionales (Mayo 2014).
- Certificado de la Actividad Docente de la Agència per a la Qualitat del Sistema Universitari de Catalunya (AQU) (Junio 2012).
- Primer Quinquenio de docencia concedido en 2011.
- Acreditación de la Agencia Nacional de Evaluación de la Calidad y Acreditación (ANECA) de cara a la contratación como Profesor Ayudante Doctor por las Universidades públicas nacionales (Diciembre 2009).
- Acreditación de la Agència per a la Qualitat del Sistema Universitari de Catalunya (AQU) de cara a la contratación como Profesor Colaborador por las Universidades públicas catalanas (Marzo 2007).
- Evaluación positiva de los alumnos de la docencia impartida en la UPC mediante las encuestas oficiales de la universidad y mediante las encuestas SEEQ. Ante la pregunta clave (“pienso que el profesor es un buen docente”) de las encuestas de la UPC tengo una media de aproximadamente 4,8 sobre 5, mientras que en las encuestas SEEQ tengo una media de aproximadamente 4,5 sobre 5 ante la pregunta clave (“este profesor es mejor que la mayoría que he tenido en esta Universidad”).

X.2. Participación en Tribunales de Evaluación

Curso: 2015 / 2016

Participación: 3 asistencias como presidente de Proyectos Final de Carrera

Curso: 2014 / 2015

Participación: 2 asistencias como presidente de Proyectos Final de Carrera
2 asistencias como vocal de Trabajos Final de Grado

Curso: 2013 / 2014

Participación: 1 asistencias como secretario de Proyectos Final de Carrera
2 asistencias como vocal de Proyectos Final de Carrera

Curso: 2012 / 2013

Participación: 1 asistencias como secretario de Proyectos Final de Carrera

Curso: 2011 / 2012

Participación: 6 asistencias como secretario de Proyectos Final de Máster
1 asistencias como vocal de Proyectos Final de Carrera

Curso: 2010 / 2011

Participación: 3 asistencias como secretario de Proyectos Final de Máster
1 asistencias como vocal de Proyectos Final de Carrera

Curso: 2009 / 2010

Participación: 3 asistencias como vocal de Proyectos Final de Carrera

Curso: 2008 / 2009

Participación: 1 asistencia como secretario de Pre-lectura de Tesis
1 asistencia como secretario de 4 Propuestas de Tesis
3 asistencias como secretario de Proyectos Final de Máster
2 asistencias como vocal de Proyectos Final de Carrera

Curso: 2007 / 2008

Participación: 2 asistencias como vocal de Proyectos Final de Carrera

Curso: 2006 / 2007

Participación: 9 asistencias como vocal de Proyectos Final de Carrera

X.3. Tareas de Gestión Universitaria

Miembro nato del Consejo del Departament d'Arquitectura de Computadors de la Universitat Politècnica de Catalunya desde Julio 2008 hasta la actualidad.

Miembro del Consejo del Departament d'Arquitectura de Computadors de la Universitat Politècnica de Catalunya desde Febrero de 2007 hasta Julio 2008.

XI. ACTIVIDADES RELACIONADAS A EMPRESA

XI.1. Creación de Empresas

Empresa: Ludium Lab S.L. (spin-off de la UPC)
Producto: Servicio de cloud-gaming
Rol: Co-fundador de la empresa, co-inventor de la tecnología y dirección de equipo de ingenieros para realizar I+D+i.
Lugar / Fecha: Barcelona / Abril 2012

XI.2. Estancia en Empresas

Empresa: ConsentryNetworks Inc.
Responsable: Mario Nemirovsky
Actividades: Análisis de problemas de rendimiento en procesadores Massive Multithreaded ejecutando aplicaciones de seguridad de red
Duración: 1 mes
Lugar / Fecha: San Jose, CA, USA / Septiembre 2005

Empresa: FlowStorm Inc.
Responsable: Mario Nemirovsky
Actividades: Análisis de la integración de Massive Multithreaded Architectures en Network Processors
Duración: 1 mes
Lugar / Fecha: San Jose, CA, USA / Septiembre 2002

XI.3. Cursos de Formación

Curso: Cursos de formación dentro del programa de aceleración de startups
Entidad: Wayra, Aceleradora de Startups de Telefonica España
Duración: 6 meses
Marco: Formación de emprendedores y aceleración de startups
Lugar / Fecha: Barcelona, España / Mayo 2012

Curso: Elaboració d'un pla d'empresa
Ponentes: Profesores y asesores de la Escola d'Administració d'Empreses (EAE) y del Programa Innova - UPC
Duración: 30 horas
Marco: Formación de los proyectos finalistas del 8º concurso ideas de negocio del Programa Innova - UPC
Lugar / Fecha: Barcelona, España / Junio 2008