Tema 1. Rendiment i Consum

Joan Manuel Parcerisa

UNIVERSITAT POLITÈCNICA DE CATALUNYA
BARCELONATECH
Facultat d'Informàtica de Barcelona

FIB

Rendiment i Consum

- Mesures de rendiment
- Llei d'Amdahl
- Mesures de consum

Definició de rendiment

Com sabem si un computador A ofereix millor *rendiment* que un computador B?

- ***Temps d'execució***
  - "Temps transcorregut entre l'inici i el final d'una única tasca"
  - Sinònim del *temps de resposta* d'una aplicació
  - Rendiment és la inversa del temps d'execució

Definició de rendiment

Com sabem si un computador A ofereix millor *rendiment* que un computador B?

- ***Temps d'execució***
  - "Temps transcorregut entre l'inici i el final d'una única tasca"
  - Sinònim del *temps de resposta* d'una aplicació
  - Rendiment és la inversa del temps d'execució

- ***Productivitat*** (*throughput*)
  - "Nombre de tasques completades per unitat de temps"
  - Mesura usada per a servidors web, centres de càlcul, bases de dades, etc.

Relació entre temps d'execució i productivitat

- Exemple
  - Computador A: 1 CPU, 10μs per tasca
  - Computador B: 200 CPUs, 20 μs per tasca (cadascun)
  - Quin té major rendiment?

Relació entre temps d'execució i productivitat

- Exemple
  - Computador A: 1 CPU, 10μs per tasca
  - Computador B: 200 CPUs, 20 μs per tasca (cadascun)
  - Quin té major rendiment?

- A menor temps d'execució, major productivitat
- A major productivitat es redueix el temps d'execució?

Relació entre temps d'execució i productivitat

- Exemple
  - Computador A: 1 CPU, 10μs per tasca
  - Computador B: 200 CPUs, 20 μs per tasca (cadascun)
  - Quin té major rendiment?

- A menor temps d'execució, major productivitat
- A major productivitat es redueix el temps d'execució?
  - Sols en cas de congestió, ja que es redueix el temps d'espera en cues.

Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

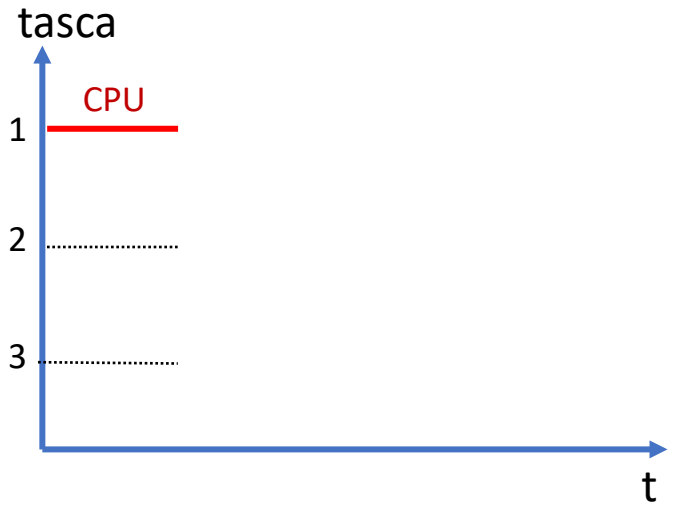
$$rendiment = \frac{1}{t_{exe}}$$

Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

$$rendiment = \frac{1}{t_{exe}}$$

- Components del temps d'execució
  - **Temps de CPU** (t_{cpu})

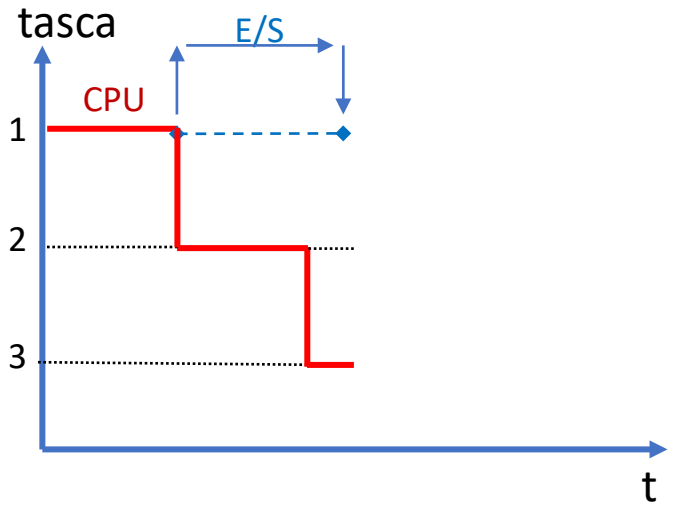


Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

$$rendiment = \frac{1}{t_{exe}}$$

- Components del temps d'execució
  - Temps de CPU (t_{cpu})
  - Temps d'espera d'**E/S** ($t_{E/S}$)

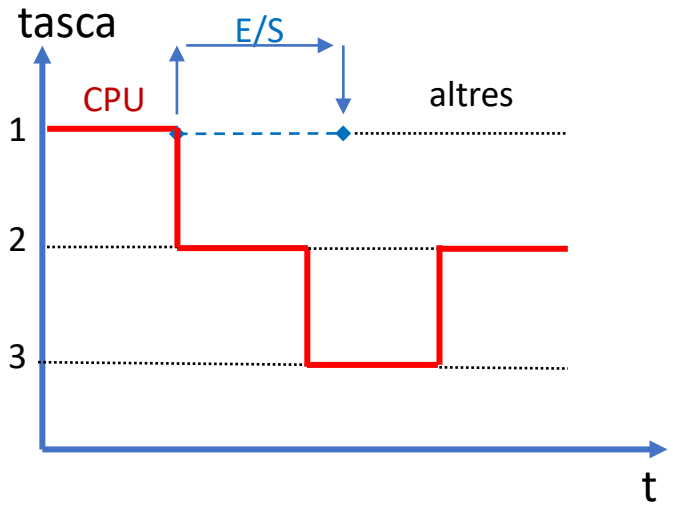


Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

$$rendiment = \frac{1}{t_{exe}}$$

- Components del temps d'execució
  - Temps de CPU (t_{cpu})
  - Temps d'espera d'E/S ($t_{E/S}$)
  - Temps d'espera mentre s'executen **altres tasques**, en execució concurrent o *time-sharing* ($\boldsymbol{t_{altres}}$)



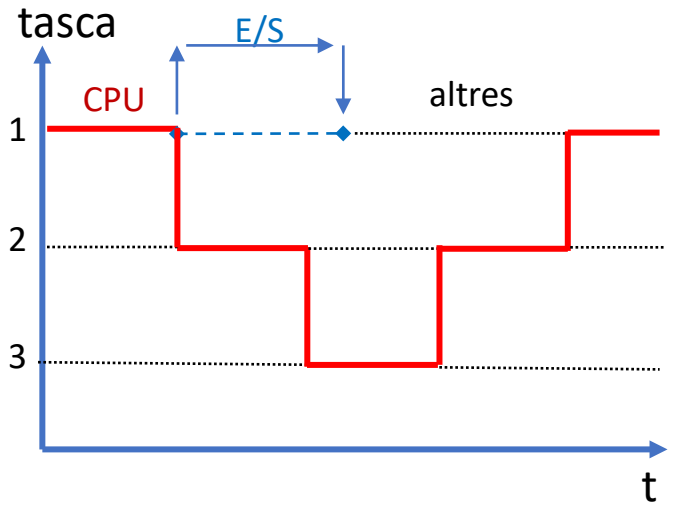
Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

$$rendiment = \frac{1}{t_{exe}}$$

- Components del temps d'execució
  - Temps de CPU (t_{cpu})
  - Temps d'espera d'E/S ($t_{E/S}$)
  - Temps d'espera mentre s'executen **altres tasques**, en execució concurrent o *time-sharing* ($\boldsymbol{t_{altres}}$)

$$t_{exe} = t_{cpu} + t_{E/S} + t_{altres}$$



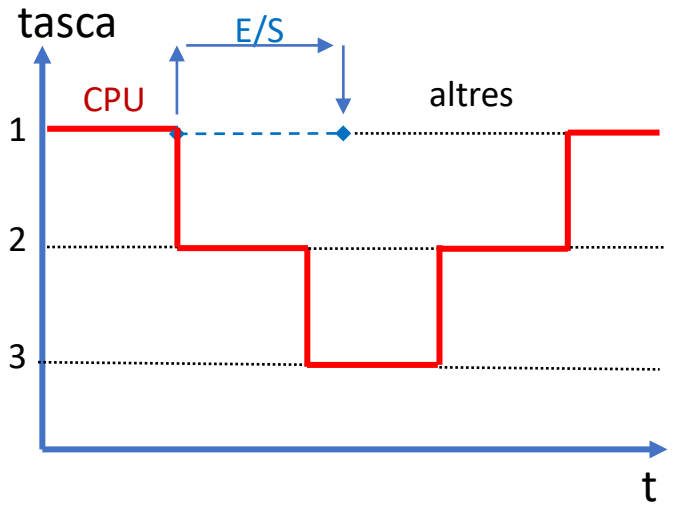
Definició de rendiment en EC

- En EC mesurarem **rendiment** amb el **temps d'execució**

$$rendiment = \frac{1}{t_{exe}}$$

- Components del temps d'execució
  - Temps de CPU (t_{cpu})
  - Temps d'espera d'E/S ($t_{E/S}$)
  - Temps d'espera mentre s'executen **altres tasques**, en execució concurrent o *time-sharing* ($\boldsymbol{t_{altres}}$)

$$t_{exe} = t_{cpu} + t_{E/S} + t_{altres}$$



- Per simplificar, en EC sols considerarem temps de CPU

$$t_{exe} = t_{cpu}$$

Guany de rendiment (*speedup*)

- **Guany de Rendiment** (o *speedup*):
  - Expressa quants cops més ràpida s'executa una tasca en introduir una millora

$$Speedup = \frac{rendiment_{millorat}}{rendiment_{original}} = \frac{t_{original}}{t_{millorat}}$$

Guany de rendiment (*speedup*)

- **Guany de Rendiment** (o *speedup*):
  - Expressa quants cops més ràpida s'executa una tasca en introduir una millora

$$Speedup = \frac{rendiment_{millorat}}{rendiment_{original}} = \frac{t_{original}}{t_{millorat}}$$

- Les millores poden ser a molts nivells
  - En el programa (algorismes, estructures de dades, etc.)

Guany de rendiment (*speedup*)

- **Guany de Rendiment** (o *speedup*):
  - Expressa quants cops més ràpida s'executa una tasca en introduir una millora

$$Speedup = \frac{rendiment_{millorat}}{rendiment_{original}} = \frac{t_{original}}{t_{millorat}}$$

- Les millores poden ser a molts nivells
  - En el programa (algorismes, estructures de dades, etc.)
  - En el compilador (optimització de bucles, de crides, etc.)

Guany de rendiment (*speedup*)

- **Guany de Rendiment** (o *speedup*):
  - Expressa quants cops més ràpida s'executa una tasca en introduir una millora

$$Speedup = \frac{rendiment_{millorat}}{rendiment_{original}} = \frac{t_{original}}{t_{millorat}}$$

- Les millores poden ser a molts nivells
  - En el programa (algorismes, estructures de dades, etc.)
  - En el compilador (optimització de bucles, de crides, etc.)
  - En la microarquitectura (ALUs, pipeline, especulació, etc.)

Guany de rendiment (*speedup*)

- **Guany de Rendiment** (o *speedup*):
  - Expressa quants cops més ràpida s'executa una tasca en introduir una millora

$$Speedup = \frac{rendiment_{millorat}}{rendiment_{original}} = \frac{t_{original}}{t_{millorat}}$$

- Les millores poden ser a molts nivells
  - En el programa (algorismes, estructures de dades, etc.)
  - En el compilador (optimització de bucles, de crides, etc.)
  - En la microarquitectura (ALUs, pipeline, especulació, etc.)
  - En la tecnologia (freqüència de rellotge, ample de transistors)

- Exemple
  - $T_{original}$ = 3s
  - $T_{millorat}$ = 2s
  - *Speedup* = 3/2 = 1,5

Factors que influeixen en t_{exe}

- Podem expressar el temps d'execució

$$t_{exe} = n_{cicles} \times t_c = n_{cicles} / f_{clock}$$

n_{cicles} = Número total de cicles de rellotge que tarda l'execució
t_c = Temps de cicle o període de rellotge
f_{clock} = Freqüència de rellotge

Factors que influeixen en t_{exe}

- Podem expressar el temps d'execució

$$t_{exe} = n_{cicles} \times t_c = n_{cicles} / f_{clock}$$

n_{cicles} = Número total de cicles de rellotge que tarda l'execució
t_c = Temps de cicle o període de rellotge
f_{clock} = Freqüència de rellotge

- Dues maneres de reduir el temps d'execució
  - Reduir el número de cicles

Factors que influeixen en t_{exe}

- Podem expressar el temps d'execució

$$t_{exe} = n_{cicles} \times t_c = n_{cicles} / f_{clock}$$

n_{cicles} = Número total de cicles de rellotge que tarda l'execució
t_c = Temps de cicle o període de rellotge
f_{clock} = Freqüència de rellotge

- Dues maneres de reduir el temps d'execució
  - Reduir el número de cicles
  - Augmentar la freqüència de rellotge (reduir temps de cicle)

Reduir n_{cicles}

- Reduir número de cicles

$$n_{cicles} = n_{ins} \times CPI$$

n_{ins} = Número d'instruccions executades
CPI = Promig de *cicles per instrucció*

Reduir n_{cicles}

- Reduir número de cicles

$$n_{cicles} = n_{ins} \times CPI$$

n_{ins} = Número d'instruccions executades
CPI = Promig de *cicles per instrucció*

- Cada tipus d'instrucció *i* té un CPI_i diferent

$$n_{cicles} = \sum_{i=1}^{m} (\mathrm{CPI_i} \times n_i)$$

CPI_i = Cicles que tarda una instrucció de tipus *i*
n_i = Nombre total d'instruccions de tipus *i*

Reduir n_{cicles}

- Reduir número de cicles

$$n_{cicles} = n_{ins} \times CPI$$

n_{ins} = Número d'instruccions executades
CPI = Promig de *cicles per instrucció*

- Cada tipus d'instrucció *i* té un CPI_i diferent

$$n_{cicles} = \sum_{i=1}^{m} (\mathrm{CPI_i} \times n_i)$$

CPI_i = Cicles que tarda una instrucció de tipus *i*
n_i = Nombre total d'instruccions de tipus *i*

- Dues maneres de reduir n_{cicles} :
  - Reduint el nombre d'instruccions n_{ins}: Millorar el compilador

Reduir n_{cicles}

- Reduir número de cicles

$$n_{cicles} = n_{ins} \times CPI$$

n_{ins} = Número d'instruccions executades
CPI = Promig de *cicles per instrucció*

- Cada tipus d'instrucció *i* té un CPI_i diferent

$$n_{cicles} = \sum_{i=1}^{m} (\mathrm{CPI_i} \times n_i)$$

CPI_i = Cicles que tarda una instrucció de tipus *i*
n_i = Nombre total d'instruccions de tipus *i*

- Dues maneres de reduir n_{cicles} :
  - Reduint el nombre d'instruccions n_{ins}: Millorar el compilador
  - Reduint el *CPI*
    - Millorar la microarquitectura
    - Substituir instruccions costoses per altres de ràpides (`mult` per `sll`)

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$

$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$

$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

$n_{ciclesP2} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$

$= 1 \cdot 4 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 1 \cdot 10^9 =$ **$9 \cdot 10^9$ cicles** (→ **+ràpid!**)

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

$n_{ciclesP2} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 4 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 1 \cdot 10^9 =$ **$9 \cdot 10^9$ cicles** (→ +ràpid!)

b) Suposant f_{clock} = 2GHz, calcular t_{exe} i el speedup de P2

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

$n_{ciclesP2} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 4 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 1 \cdot 10^9 =$ **$9 \cdot 10^9$ cicles** (→ +ràpid!)

b) Suposant f_{clock} = 2GHz, calcular t_{exe} i el speedup de P2

$t_{exeP1} = n_{ciclesP1} / f_{clock} = 10 \cdot 10^9 / (2 \cdot 10^9) =$ **5 s**

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

$n_{ciclesP2} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 4 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 1 \cdot 10^9 =$ **$9 \cdot 10^9$ cicles** (→ +ràpid!)

b) Suposant f_{clock} = 2GHz, calcular t_{exe} i el speedup de P2

$t_{exeP1} = n_{ciclesP1} / f_{clock} = 10 \cdot 10^9 / (2 \cdot 10^9) =$ **5 s**
$t_{exeP2} = n_{ciclesP2} / f_{clock} = 9 \cdot 10^9 / (2 \cdot 10^9) =$ **4,5 s**

Reduir n_{cicles}

- Exemple
  a) Comparar el rendiment de 2 versions P1 i P2 d'un mateix programa en un computador amb 3 tipus d'instruccions A, B, C

tipus	CPI	n_i	
		P1	P2
A	1	$2 \cdot 10^9$	$4 \cdot 10^9$
B	2	$1 \cdot 10^9$	$1 \cdot 10^9$
C	3	$2 \cdot 10^9$	$1 \cdot 10^9$

$n_{ciclesP1} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 2 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 2 \cdot 10^9 =$ **$10 \cdot 10^9$ cicles**

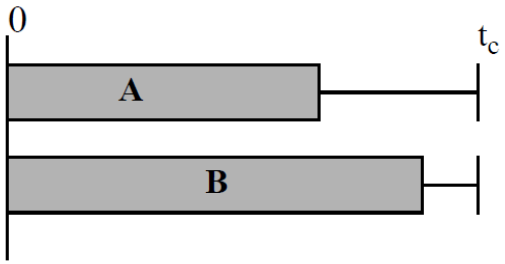
$n_{ciclesP2} = CPI_A \cdot n_A + CPI_B \cdot n_B + CPI_C \cdot n_C$
$= 1 \cdot 4 \cdot 10^9 + 2 \cdot 1 \cdot 10^9 + 3 \cdot 1 \cdot 10^9 =$ **$9 \cdot 10^9$ cicles** (→ +ràpid!)

b) Suposant f_{clock} = 2GHz, calcular t_{exe} i el speedup de P2

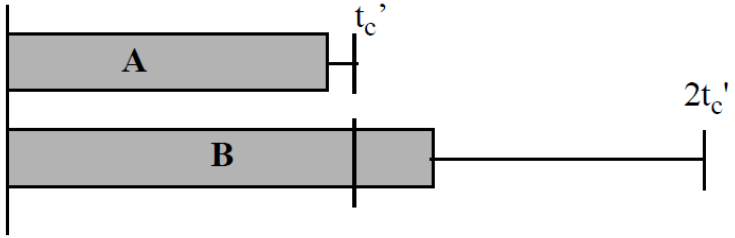
$t_{exeP1} = n_{ciclesP1} / f_{clock} = 10 \cdot 10^9 / (2 \cdot 10^9) =$ **5 s**
$t_{exeP2} = n_{ciclesP2} / f_{clock} = 9 \cdot 10^9 / (2 \cdot 10^9) =$ **4,5 s**
$Speedup_{P2} = t_{exeP1} / t_{exeP2} = 5/4{,}5 =$ **1,1**

Augmentar f_{clock} (reduir t_c)

- Suposem els següents temps d'execució d'instruccions del tipus A i B, amb CPI=1 i un temps de cicle t_c

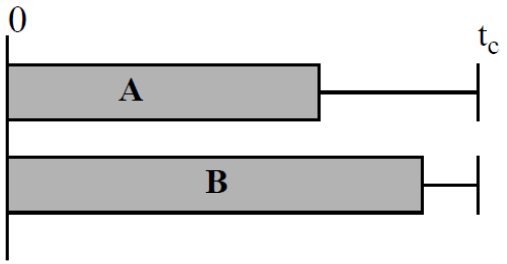


- Reduïm el temps de cicle de t_c a t_c'

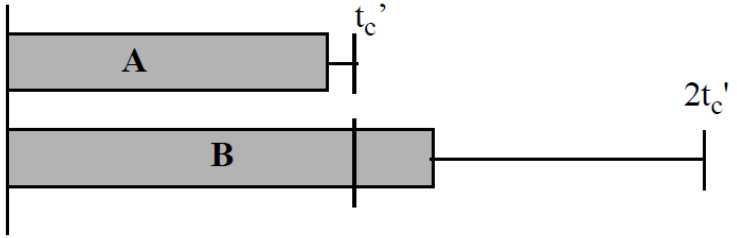


Augmentar f_{clock} (reduir t_c)

- Suposem els següents temps d'execució d'instruccions del tipus A i B, amb CPI=1 i un temps de cicle t_c



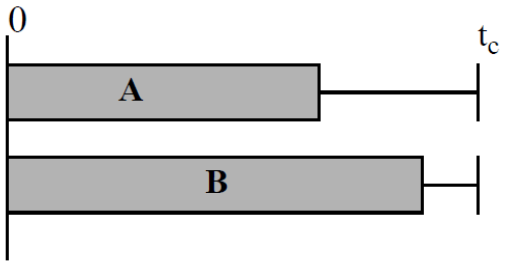
- Reduïm el temps de cicle de t_c a t_c'



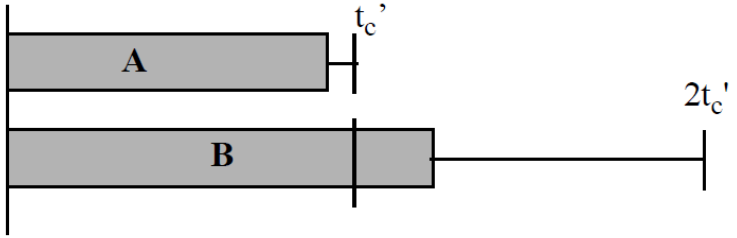
  - Es redueix la latència de les instruccions de tipus A
  - Les de tipus B ara requereixen 2 cicles en lloc d'1 (CPI_B=2)

Augmentar f_{clock} (reduir t_c)

- Suposem els següents temps d'execució d'instruccions del tipus A i B, amb CPI=1 i un temps de cicle t_c



- Reduïm el temps de cicle de t_c a t_c'



  - Es redueix la latència de les instruccions de tipus A
  - Les de tipus B ara requereixen 2 cicles en lloc d'1 (CPI_B=2)
  - El benefici depèn del número d'instruccions de tipus A i B
  - Augmentar f_{clock} no sempre millora el rendiment!

Augmentar f_{clock} (reduir t_c)

- Exemple
  - Un processador A té un temps de cicle t_{cA}= 500 ps. Amb un programa de test hem mesurat en promig un CPI_A=2
  - El redissenyem perquè usi un menor temps de cicle. El nou processador B té t_{cB}=250ps. Però el canvi ha comportat un major nombre de cicles del programa de test, i CPI_B=3
  - És més ràpid el nou disseny?

Augmentar f_{clock} (reduir t_c)

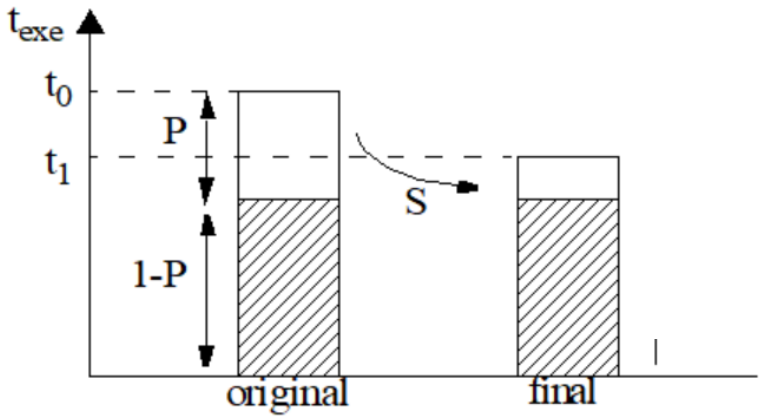
- Exemple
  - Un processador A té un temps de cicle t_{cA}= 500 ps. Amb un programa de test hem mesurat en promig un CPI_A=2
  - El redissenyem perquè usi un menor temps de cicle. El nou processador B té t_{cB}=250ps. Però el canvi ha comportat un major nombre de cicles del programa de test, i CPI_B=3
  - És més ràpid el nou disseny?
- Solució
  - Calculem el guany de rendiment (*speedup)* de B

$$S_B = t_{exeA} / t_{exeB}$$
$$= (n_{ins} \cdot CPI_A \cdot t_{cA}) / (n_{ins} \cdot CPI_B \cdot t_{cB})$$
$$= (n_{ins} \cdot 2 \cdot 500 \cdot 10^{-12}) / (n_{ins} \cdot 3 \cdot 250 \cdot 10^{-12})$$
$$= 1000 / 750 = \mathbf{1,33}$$

$\Rightarrow$ **B és 1,33 cops més ràpid que A**

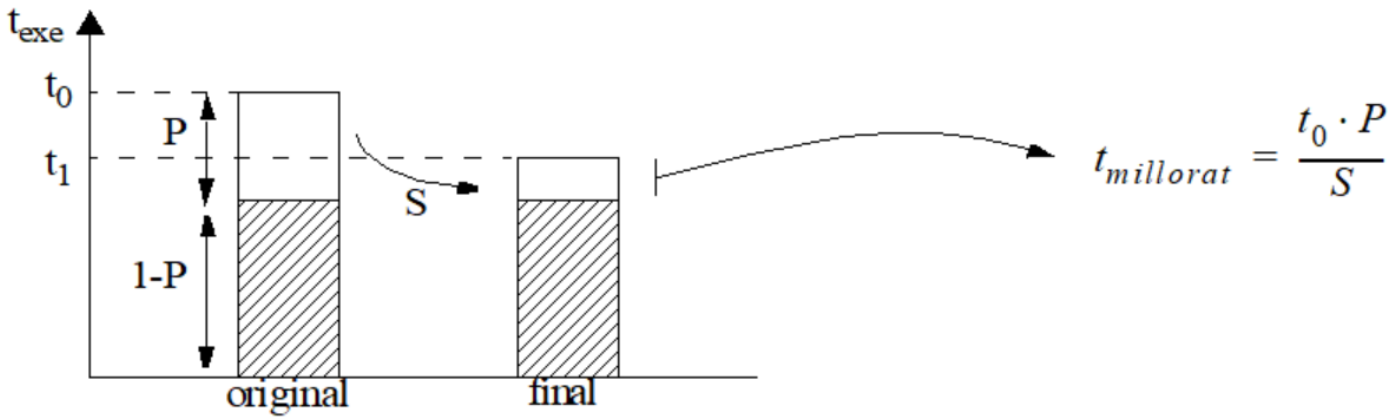
Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*



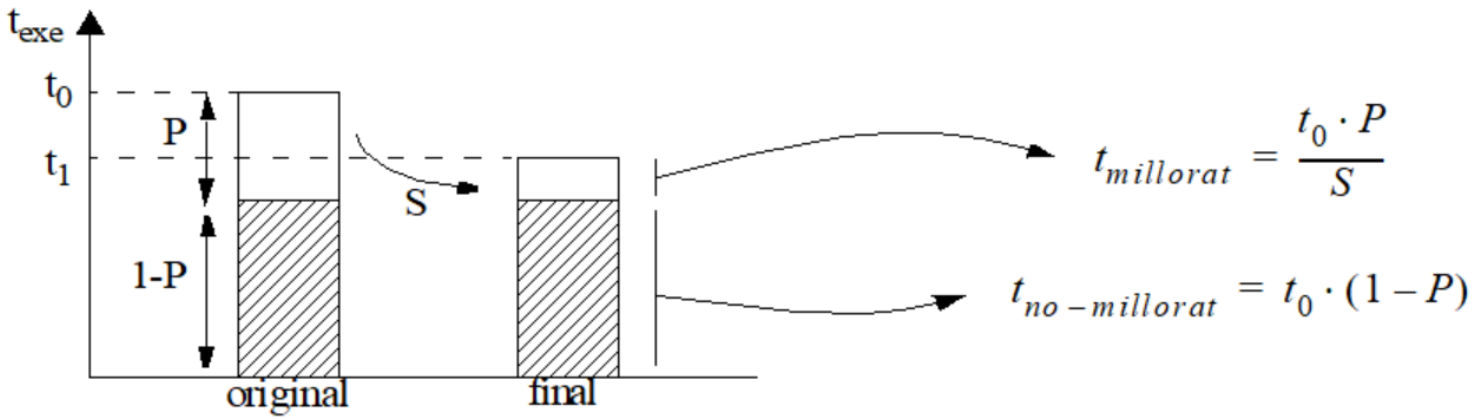
Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$



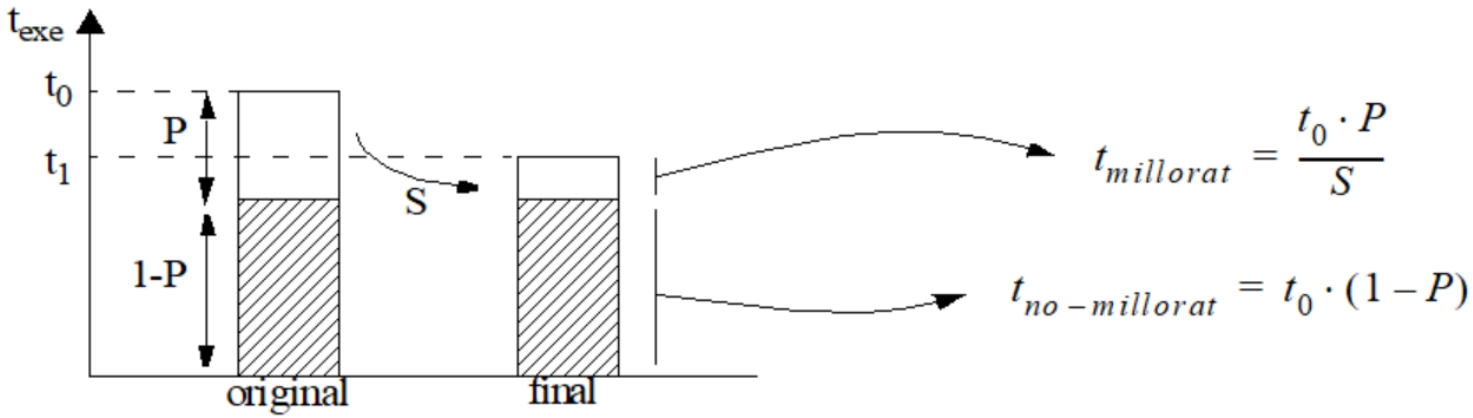
Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$



Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$
  - Temps total: $t_1 = t_0 \cdot (1 - P) + \frac{t_0 \cdot P}{S}$



Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$
  - Temps total: $t_1 = t_0 \cdot (1 - P) + \frac{t_0 \cdot P}{S}$
  - *Speedup total* aconseguit:

$$S_t = \frac{t_0}{t_1} = \frac{t_0}{t_0 \cdot (1-P) + \frac{t_0 \cdot P}{S}} = \frac{1}{(1-P) + \frac{P}{S}}$$

Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$
  - Temps total: $t_1 = t_0 \cdot (1 - P) + \frac{t_0 \cdot P}{S}$
  - *Speedup total* aconseguit:

$$S_t = \frac{t_0}{t_1} = \frac{t_0}{t_0 \cdot (1-P) + \frac{t_0 \cdot P}{S}} = \frac{1}{(1-P) + \frac{P}{S}}$$

- Quin és el *màxim speedup* teòric que es pot aconseguir?

Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$
  - Temps total: $t_1 = t_0 \cdot (1 - P) + \frac{t_0 \cdot P}{S}$
  - *Speedup total* aconseguit:

$$S_t = \frac{t_0}{t_1} = \frac{t_0}{t_0 \cdot (1-P) + \frac{t_0 \cdot P}{S}} = \frac{1}{(1-P) + \frac{P}{S}}$$

- Quin és el *màxim speedup* teòric que es pot aconseguir?

$$S_{max} \leq \lim_{S \to \infty} S_t = \frac{1}{1-P}$$

Llei d'Amdahl

- Suposem una tasca que s'executa en un temps t_0
  - Millorem una fracció P del temps d'execució
  - El *speedup* de la fracció millorada és *S*
- Quin és *speedup total* aconseguit?
  - Temps de la fracció millorada = $\frac{t_0 \cdot P}{S}$
  - Temps de la fracció no-millorada = $t_0 \cdot (1 - P)$
  - Temps total: $t_1 = t_0 \cdot (1 - P) + \frac{t_0 \cdot P}{S}$
  - *Speedup total* aconseguit:

$$S_t = \frac{t_0}{t_1} = \frac{t_0}{t_0 \cdot (1-P) + \frac{t_0 \cdot P}{S}} = \frac{1}{(1-P) + \frac{P}{S}}$$

- Quin és el *màxim speedup* teòric que es pot aconseguir?

$$S_{max} \leq \lim_{S \to \infty} S_t = \frac{1}{1-P}$$

Amdahl: El màxim speedup S_{max} que es pot aconseguir minimitzant el retard d'una part està limitat per la fracció *P* del temps d'execució que representa aquesta part sobre el temps total

Llei d'Amdahl

- Exemple
  - Ens proposem millorar una fracció de codi que ocupa el 80% del temps d'execució ($P = 0,8$)
  - Quin és el màxim speedup teòric que podem aconseguir?

Llei d'Amdahl

- Exemple
  - Ens proposem millorar una fracció de codi que ocupa el 80% del temps d'execució ($P = 0,8$)
  - Quin és el màxim speedup teòric que podem aconseguir?
- Solució:

$$S_{max} \leq \frac{1}{1-P} = \frac{1}{1-0,8} = 5$$

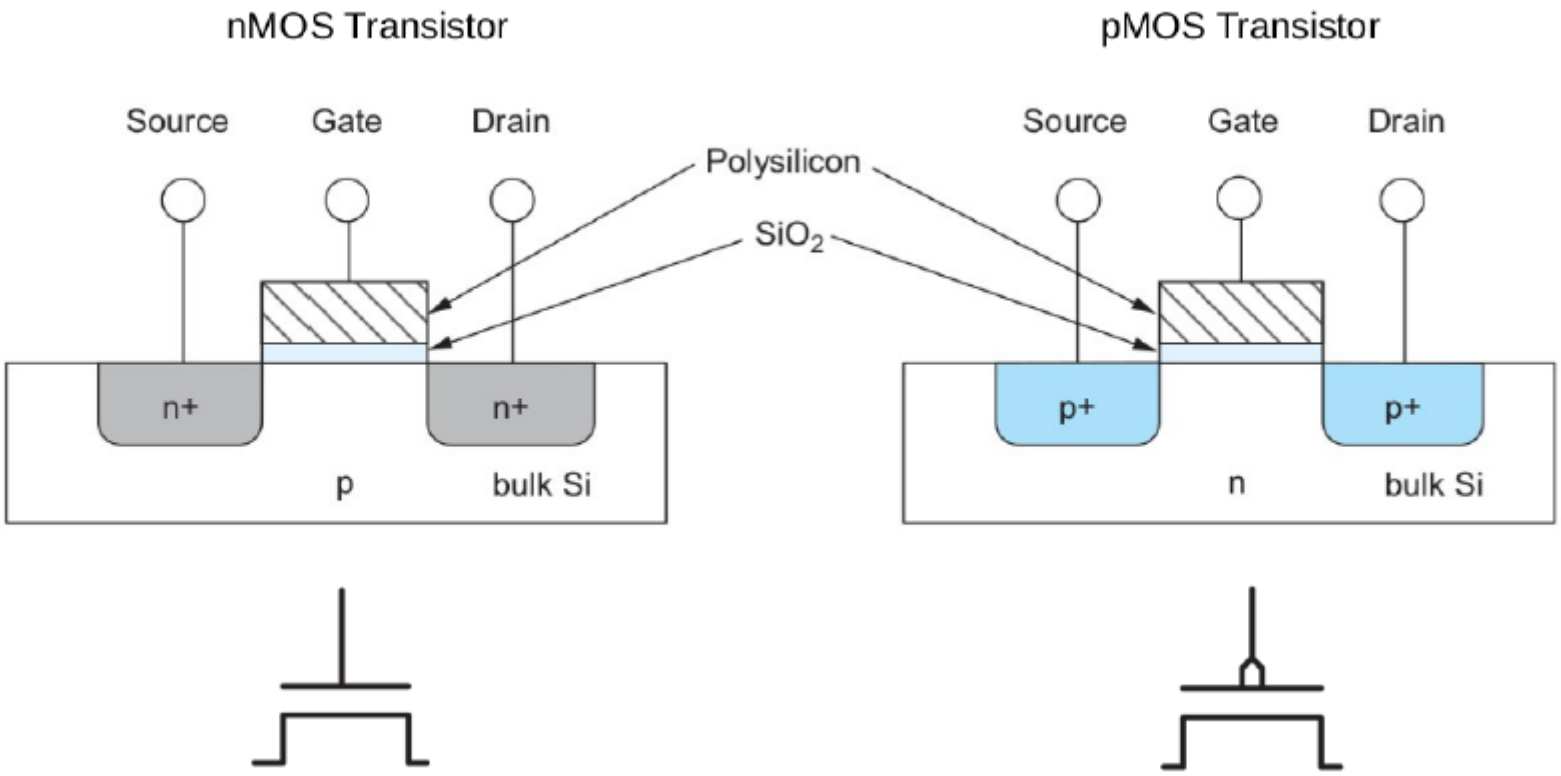
Dissipació de potència

- **Potència (*P*)** = Energia dissipada per unitat de temps degut als corrents elèctrics del circuit
  - **Potència dinàmica (P_d)**: deguda a la càrrega i descàrrega de les capacitàncies dels transistors que conmuten
  - **Potència estàtica (P_s)**: deguda als corrents paràsits en els transistors, independentment de si conmuten o no

$$P = P_d + P_s$$

Transistors *nmos* i *pmos*

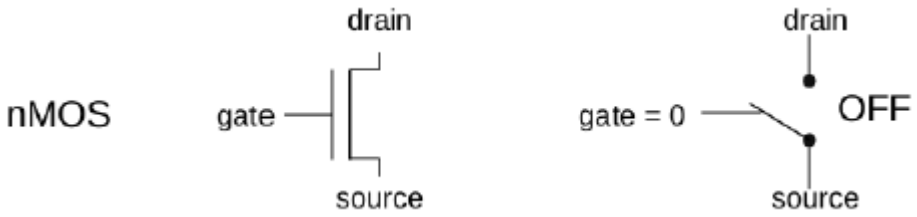
- MOS (Metal Oxide Semiconductor)



Transistors *nmos* i *pmos*

- La tensió V_{in} d'entrada a la porta (gate) determina l'estat lògic del transistor, comparada amb la tensió llindar V_{th}
- En el cas nMOS:

$$V_{in} \leq V_{th} \rightarrow \text{estat lògic} = 0 \rightarrow \text{circuit-obert (OFF)}$$

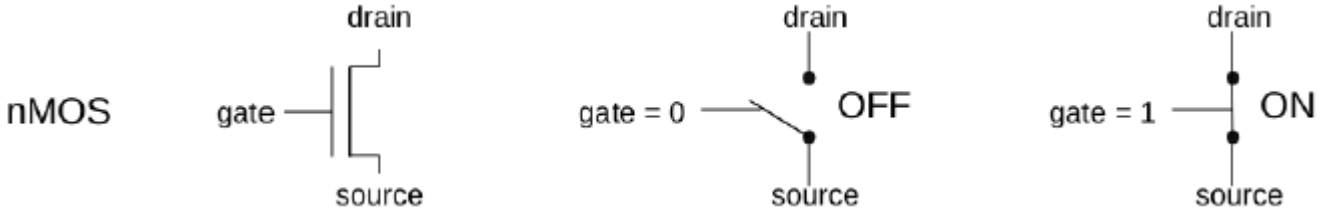


Transistors *nmos* i *pmos*

- La tensió V_{in} d'entrada a la porta (gate) determina l'estat lògic del transistor, comparada amb la tensió llindar V_{th}
- En el cas nMOS:

$V_{in} \leq V_{th} \rightarrow$ estat lògic = 0 $\rightarrow$ circuit-obert (OFF)

$V_{in} > V_{th} \rightarrow$ estat lògic = 1 $\rightarrow$ curt-circuit (ON)

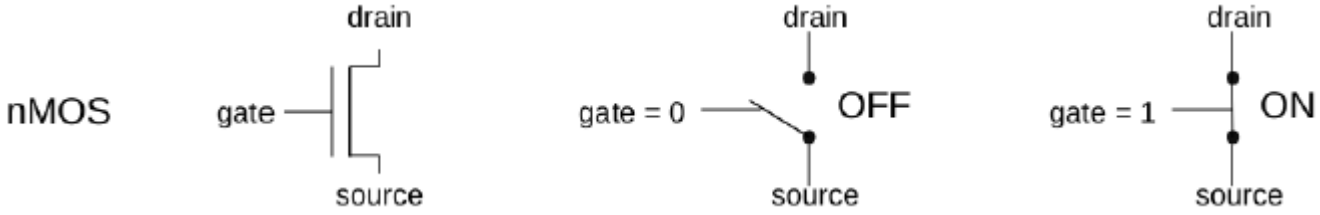


Transistors *nmos* i *pmos*

- La tensió V_{in} d'entrada a la porta (gate) determina l'estat lògic del transistor, comparada amb la tensió llindar V_{th}
- En el cas nMOS:

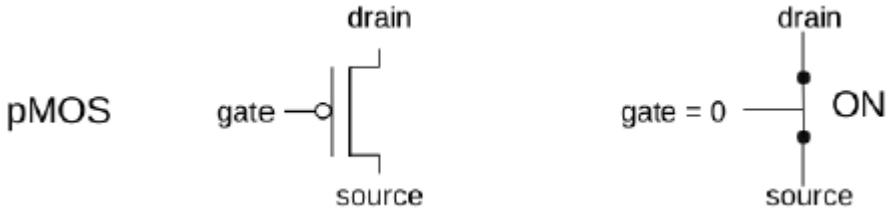
  $V_{in} \leq V_{th}$ → estat lògic = 0 → circuit-obert (OFF)

  $V_{in} > V_{th}$ → estat lògic = 1 → curt-circuit (ON)



- En el cas pMOS:

  $V_{in} \leq V_{th}$ → estat lògic = 1 → curt-circuit (ON)

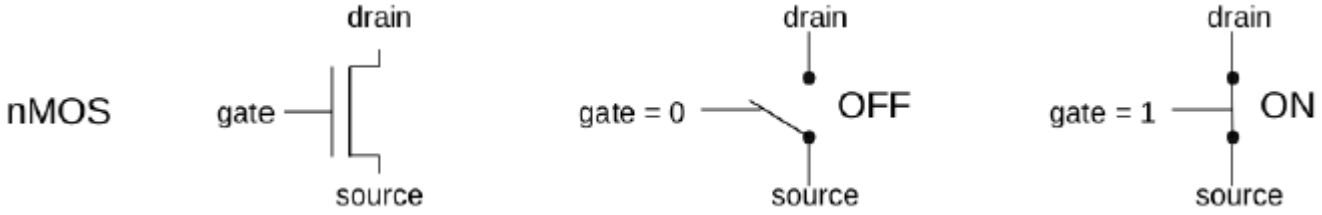


Transistors *nmos* i *pmos*

- La tensió V_{in} d'entrada a la porta (gate) determina l'estat lògic del transistor, comparada amb la tensió llindar V_{th}
- En el cas nMOS:

  $V_{in} \leq V_{th} \rightarrow$ estat lògic = 0 $\rightarrow$ circuit-obert (OFF)

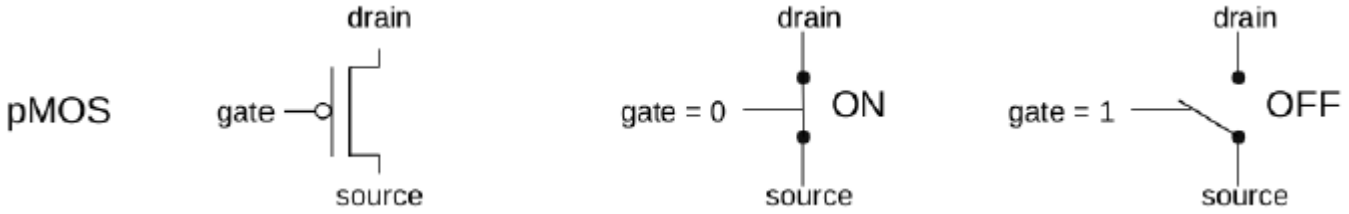
  $V_{in} > V_{th} \rightarrow$ estat lògic = 1 $\rightarrow$ curt-circuit (ON)



- En el cas pMOS:

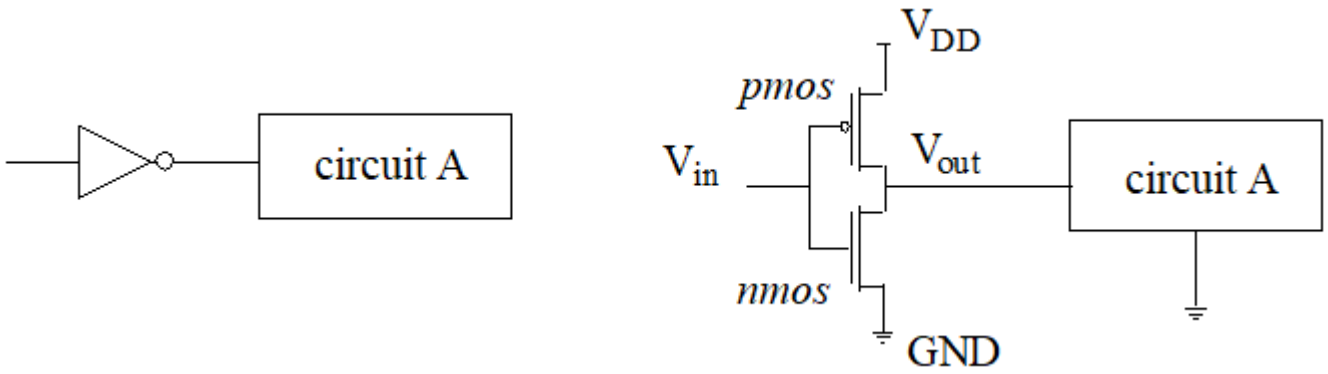
  $V_{in} \leq V_{th} \rightarrow$ estat lògic = 1 $\rightarrow$ curt-circuit (ON)

  $V_{in} > V_{th} \rightarrow$ estat lògic = 0 $\rightarrow$ circuit-obert (OFF)



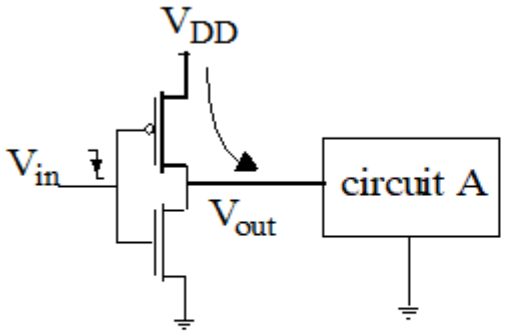
Càrrega i descàrrega dels transistors

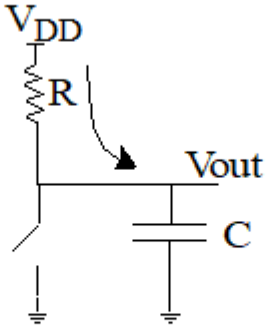
- Tecnologia CMOS (Complementary MOS)
  - Cada porta lògica inclou 2 subcircuits: *pmos* i *nmos*
- Exemple: La porta NOT

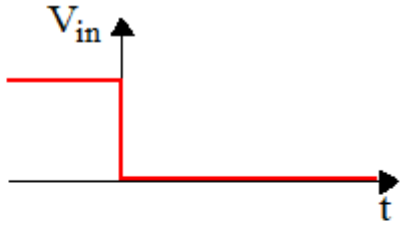


Càrrega i descàrrega dels transistors

- **Càrrega**: quan l'entrada V_{in} conmuta de 1 a 0
  - El *pmos* està ON i el *nmos* està OFF

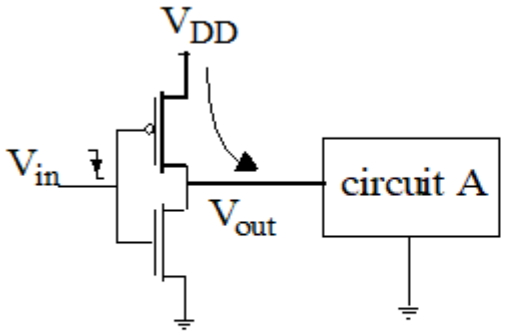


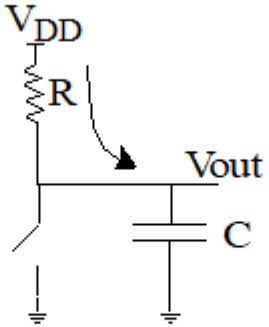


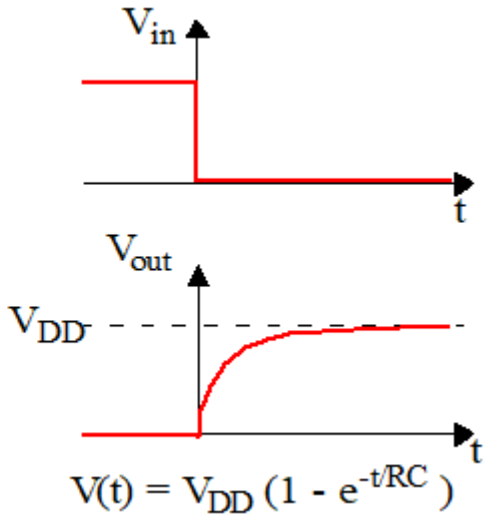


Càrrega i descàrrega dels transistors

- **Càrrega**: quan l'entrada V_{in} conmuta de 1 a 0
  - El *pmos* està ON i el *nmos* està OFF
  - La capacitància equivalent (C) del circuit A es carrega

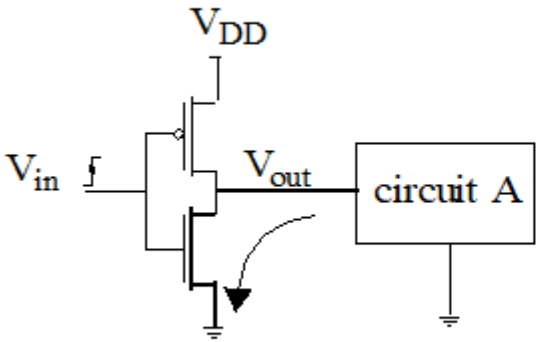


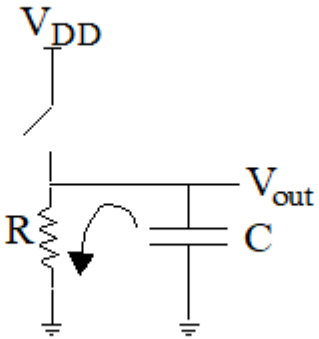


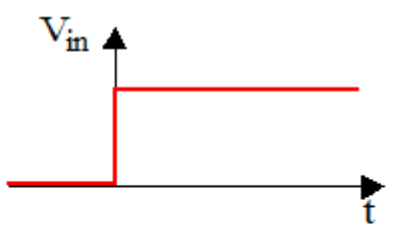


Càrrega i descàrrega dels transistors

- **Descàrrega**: quan l'entrada V_{in} conmuta de 0 a 1
  - El *pmos* està OFF i el *nmos* està ON

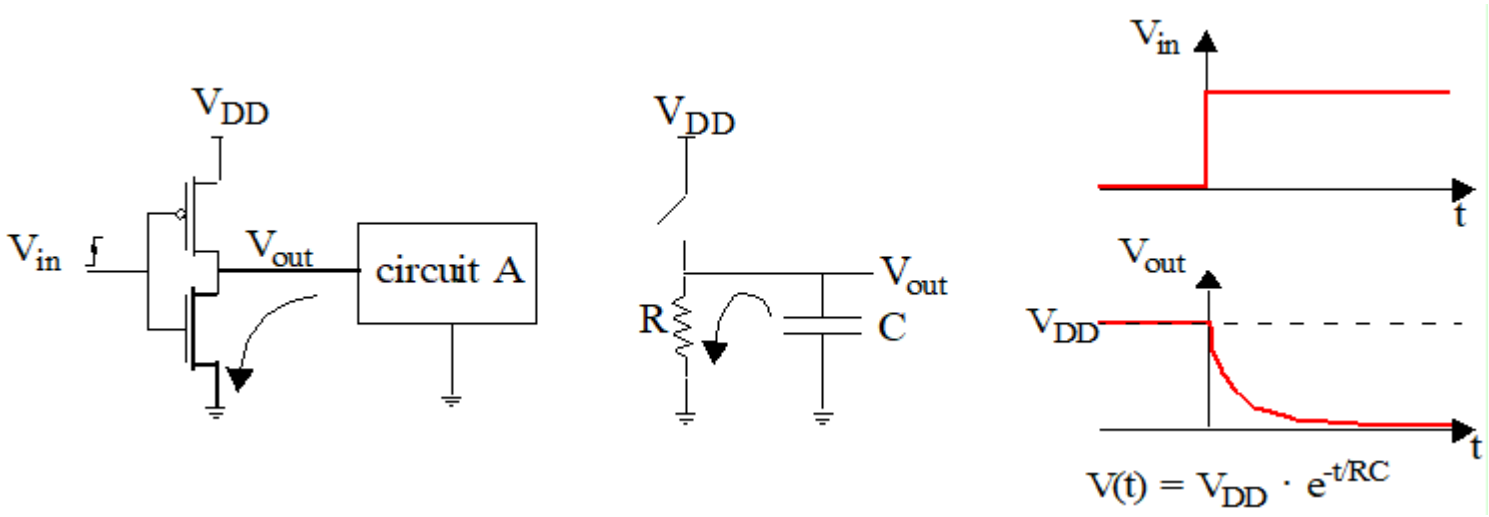






Càrrega i descàrrega dels transistors

- **Descàrrega**: quan l'entrada V_{in} conmuta de 0 a 1
  - El *pmos* està OFF i el *nmos* està ON
  - La capacitància equivalent (C) del circuit A es descarrega



Càlcul de la potència dinàmica

- Càrrega elèctrica q_i desplaçada en un cicle de càrrega i descàrrega, en 1 porta

$$q_i = Ci \cdot V$$

  - C_{i} = Capacitat equivalent del circuit A connectat a la sortida
  - V = Variació de potencial dels elements capacitius = V_{DD}

Càlcul de la potència dinàmica

- Càrrega elèctrica q_i desplaçada en un cicle de càrrega i descàrrega, en 1 porta

$$q_i = Ci \cdot V$$

  - C_{i} = Capacitat equivalent del circuit A connectat a la sortida
  - V = Variació de potencial dels elements capacitius = V_{DD}

- Corrent elèctric (I) generat per totes les càrregues i descàrregues del circuit durant 1 cicle de rellotge (t_c)

$$I = \frac{\sum q_i}{t_c} = \sum (C_i \cdot V) \cdot f_{clock} = (\sum C_i) \cdot V \cdot f_{clock}$$

Càlcul de la potència dinàmica

- Càrrega elèctrica q_i desplaçada en un cicle de càrrega i descàrrega, en 1 porta

$$q_i = Ci \cdot V$$

  - C_{i} = Capacitat equivalent del circuit A connectat a la sortida
  - V = Variació de potencial dels elements capacitius = V_{DD}

- Corrent elèctric (I) generat per totes les càrregues i descàrregues del circuit durant 1 cicle de rellotge (t_c)

$$I = \frac{\sum q_i}{t_c} = \sum (C_i \cdot V) \cdot f_{clock} = (\sum C_i) \cdot V \cdot f_{clock}$$

- Però no totes les portes conmuten alhora
  - El sumatori ΣC_i és sols una fracció α (*factor d'activitat*) de la capacitància agregada (C) de tot el circuit: $\Sigma C_i = \alpha \cdot C$

Càlcul de la potència dinàmica

- Càrrega elèctrica q_i desplaçada en un cicle de càrrega i descàrrega, en 1 porta

$$q_i = Ci \cdot V$$

  - C_i = Capacitat equivalent del circuit A connectat a la sortida
  - V = Variació de potencial dels elements capacitius = V_{DD}

- Corrent elèctric (I) generat per totes les càrregues i descàrregues del circuit durant 1 cicle de rellotge (t_c)

$$I = \frac{\sum q_i}{t_c} = \sum (C_i \cdot V) \cdot f_{clock} = (\sum C_i) \cdot V \cdot f_{clock}$$

- Però no totes les portes conmuten alhora
  - El sumatori ΣC_i és sols una fracció α (*factor d'activitat*) de la capacitància agregada (C) de tot el circuit: $\Sigma C_i = \alpha \cdot C$

- Si calculem la potència dinàmica dissipada ($P = I \cdot V$)

$$\boldsymbol{P_d = \alpha \cdot C \cdot V^2 \cdot f_{clock}}$$

Potència estàtica

- La Potència estàtica és causada per corrents paràsits
  - Corrents de fuga (I_{leak}) en els transistors en estat OFF
  - No depèn de les commutacions: TOTS els transistors dissipen

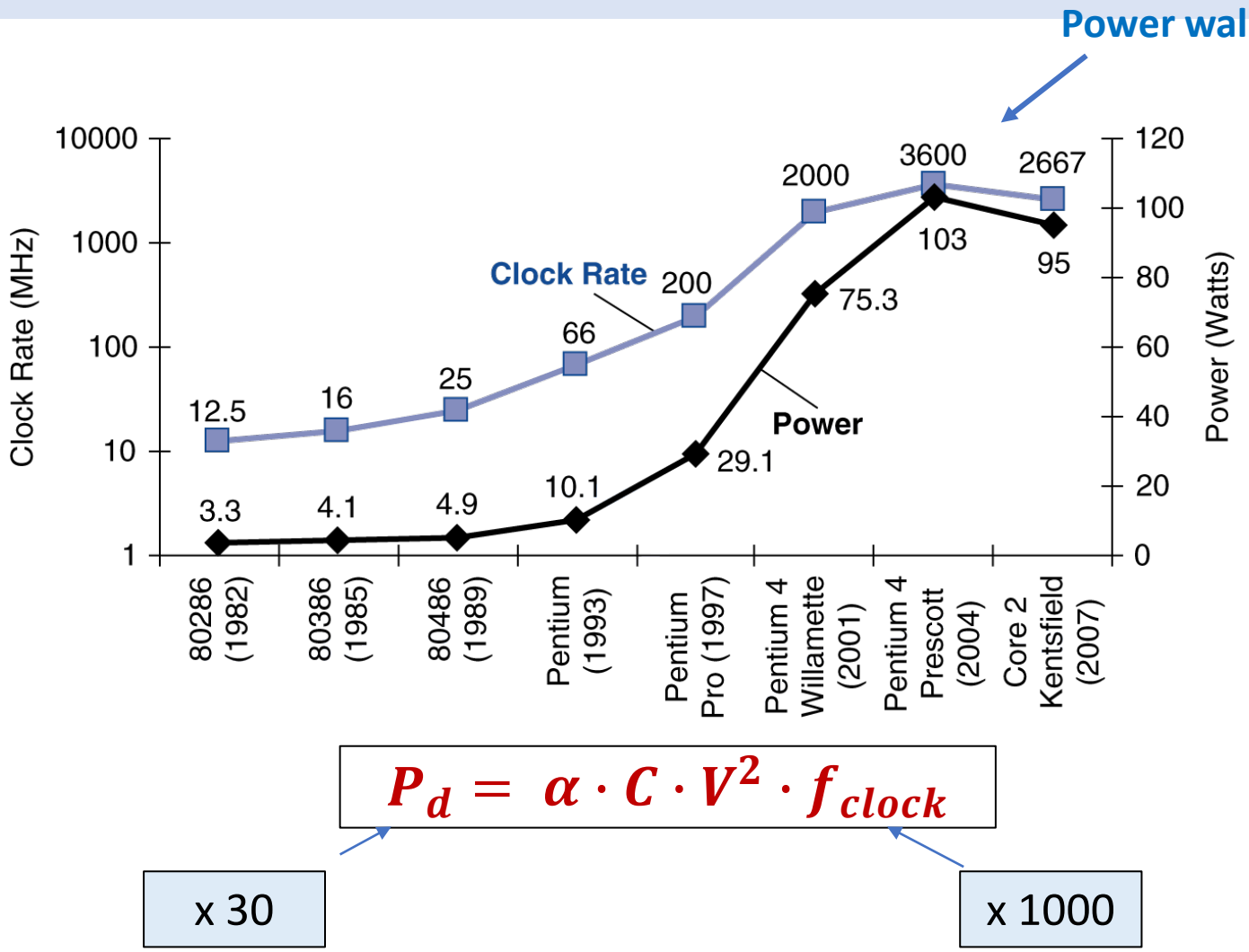
$$P_s = I_{leak} \cdot V$$

Energia dissipada

- L'energia dissipada al cap d'un temps *t* és

$$E = P \cdot t$$

Conseqüències de la miniaturització



$$P_d = \alpha \cdot C \cdot V^2 \cdot f_{clock}$$

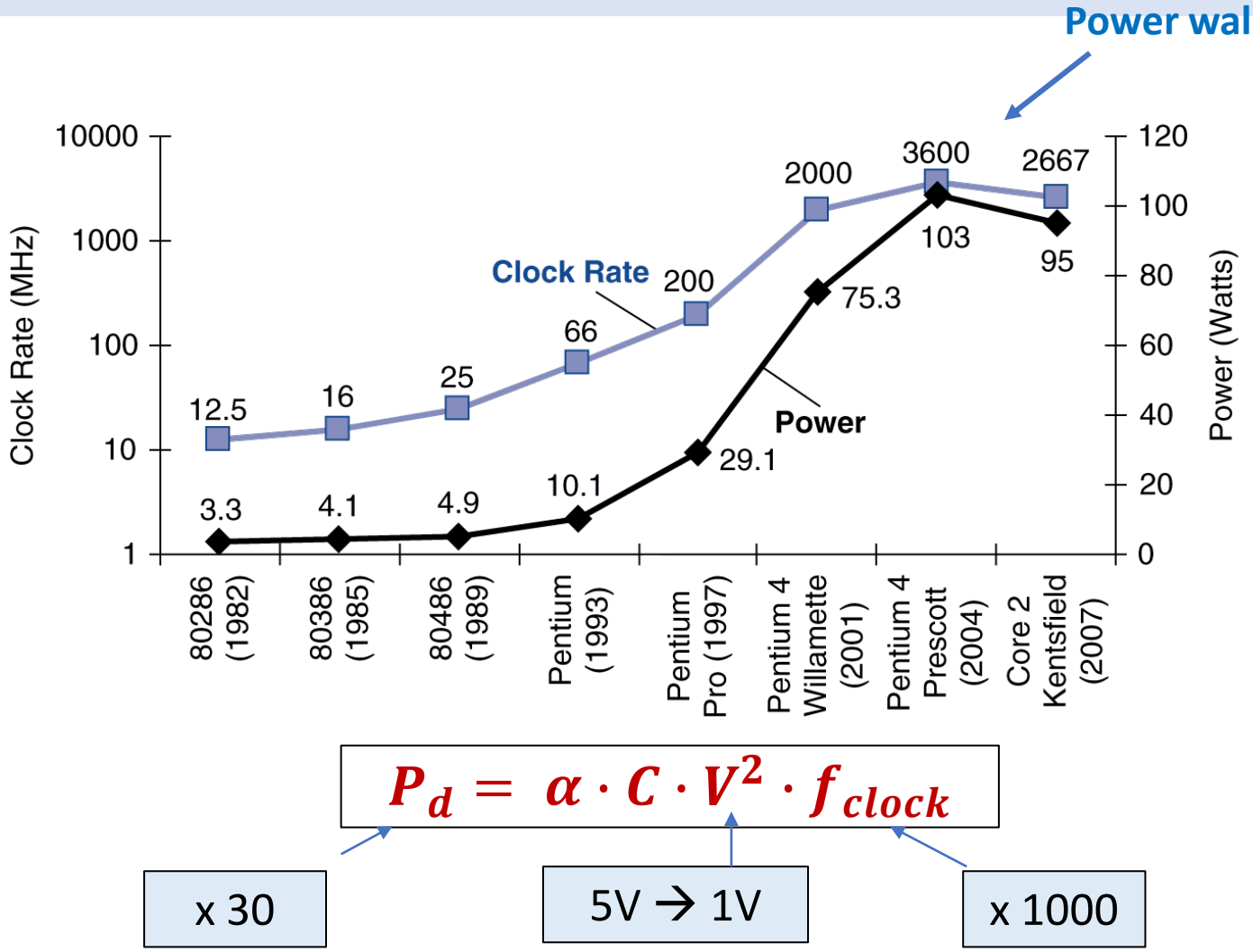
x 30

x 1000

¿Com ha estat possible?

Ref. Patterson & Hennesy

Conseqüències de la miniaturització



Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

Ref. Patterson & Hennesy

Conseqüències de la miniaturització

- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

Conseqüències de la miniaturització

- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

- Problema (Power Wall): ja no podem seguir reduint V_{DD}
  - La disminució de V_{DD}, comporta disminuir la tensió llindar V_{th}
    - V_{th} ha disminuït de 0,7V a 0,4V

Conseqüències de la miniaturització

- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

- Problema (Power Wall): ja no podem seguir reduint V_{DD}
  - La disminució de V_{DD}, comporta disminuir la tensió llindar V_{th}
    - V_{th} ha disminuït de 0,7V a 0,4V
  - La reducció de V_{th} causa un gran augment de I_{leak}, o sigui de P_s

Conseqüències de la miniaturització

- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

- Problema (Power Wall): ja no podem seguir reduint V_{DD}
  - La disminució de V_{DD}, comporta disminuir la tensió llindar V_{th}
    - V_{th} ha disminuït de 0,7V a 0,4V
  - La reducció de V_{th} causa un gran augment de I_{leak}, o sigui de P_s
  - P ha assolit l'umbral de tolerància tèrmica del circuit TDP (Thermal Design Power)

Conseqüències de la miniaturització

- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

- Problema (Power Wall): ja no podem seguir reduint V_{DD}
  - La disminució de V_{DD}, comporta disminuir la tensió llindar V_{th}
    - V_{th} ha disminuït de 0,7V a 0,4V
  - La reducció de V_{th} causa un gran augment de I_{leak}, o sigui de P_s
  - P ha assolit l'umbral de tolerància tèrmica del circuit TDP (Thermal Design Power)

- La miniaturització ja no permet augmentar f_{clock}

Conseqüències de la miniaturització

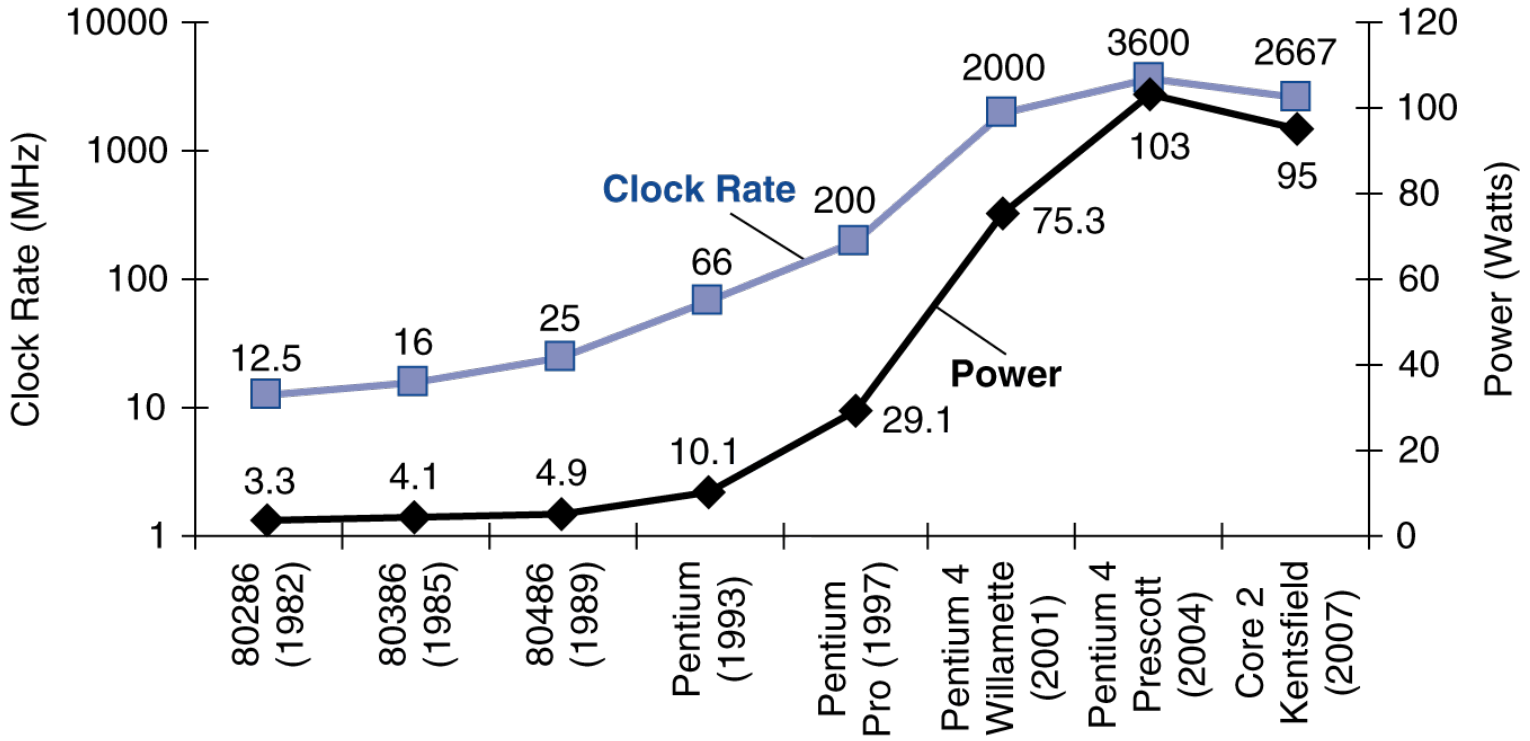
- Reduint V_{DD}, s'ha aconseguit augmentar f_{clock} x1000 amb un moderat augment x30 de P_d

- Problema (Power Wall): ja no podem seguir reduint V_{DD}
  - La disminució de V_{DD}, comporta disminuir la tensió llindar V_{th}
    - V_{th} ha disminuït de 0,7V a 0,4V
  - La reducció de V_{th} causa un gran augment de I_{leak}, o sigui de P_s
  - P ha assolit l'umbral de tolerància tèrmica del circuit TDP (Thermal Design Power)

- La miniaturització ja no permet augmentar f_{clock}

- Suposa un límit a la millora de rendiment amb 1 sola CPU (veure gràfica)

Conseqüències de la miniaturització



Com mitigar el power wall?

- Algunes estratègies
  - Clock gating
  - Power Gating
  - Dynamic Voltage and Frequency Scaling (DVFS)